



Programirljiva kombinacijska vezja



Programirljiva kombinacijska vezja

Programirljivost

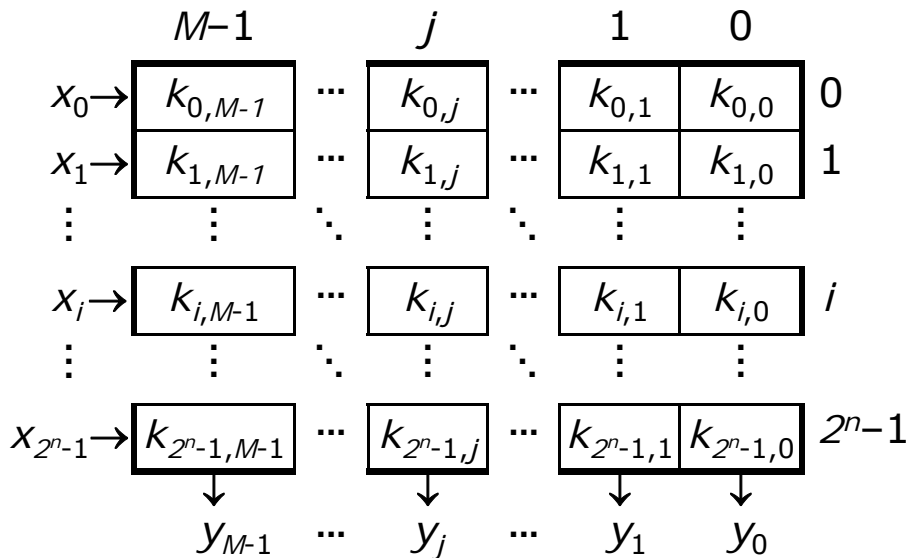
- v kombinacijskih vezjih, ki smo jih obravnavali v prejšnjem poglavju, so povezave med logičnimi vrati vnaprej določene in nespremenljive – pravimo, da vezja niso programirljiva
- v tem poglavju pa bomo spoznali nekaj osnovnih programirljivih vezij (angl. **Programmable Logic Device, PLD**), v katerih nekatere povezave v notranjosti določa uporabnik:
 - programirljivi bralni pomnilnik (**PROM**),
 - izbrisljivi PROM (**EPROM**),
 - električno izbrisljivi PROM (**EEPROM**),
 - EEPROM s hitrim izbriso (**Flash**)
 - programirljivo logično mrežo (**PLA**),
 - programirljivo logično polje (**PAL**)



Programirljiva kombinacijska vezja

Pomnilna mreža

- **pomnilna mreža** je struktura, ki v notranjosti hrani urejeno N -terico M -bitnih besed, z zunanostjo pa jo povezuje N 1-bitnih vhodov in M 1-bitnih izhodov, ki delujejo kot en M -bitni (vektorski) izhod

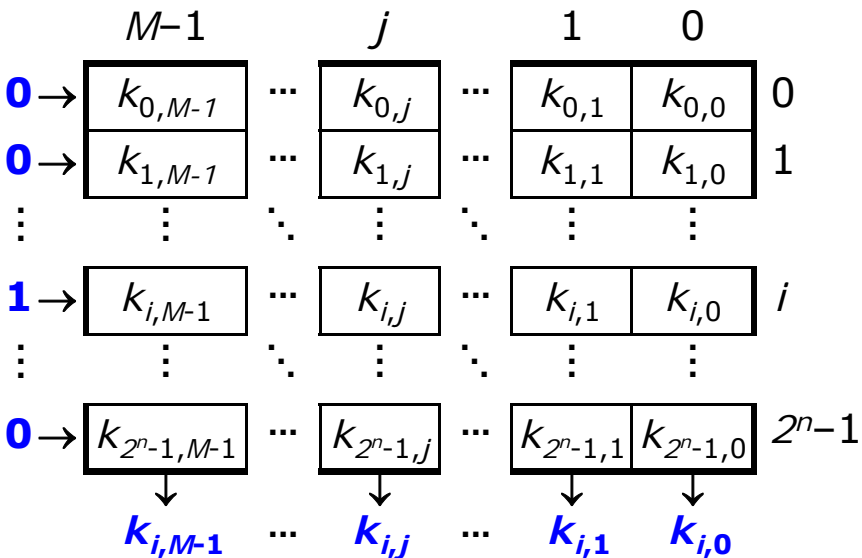




Programirljiva kombinacijska vezja

Pomnilna mreža

- **pomnilna mreža** je struktura, ki v notranjosti hrani urejeno N -terico M -bitnih besed, z zunanostjo pa jo povezuje N 1-bitnih vhodov in M 1-bitnih izhodov, ki delujejo kot en M -bitni (vektorski) izhod
- na izhodu dobimo tisto besedo, na vhodu katere je enica

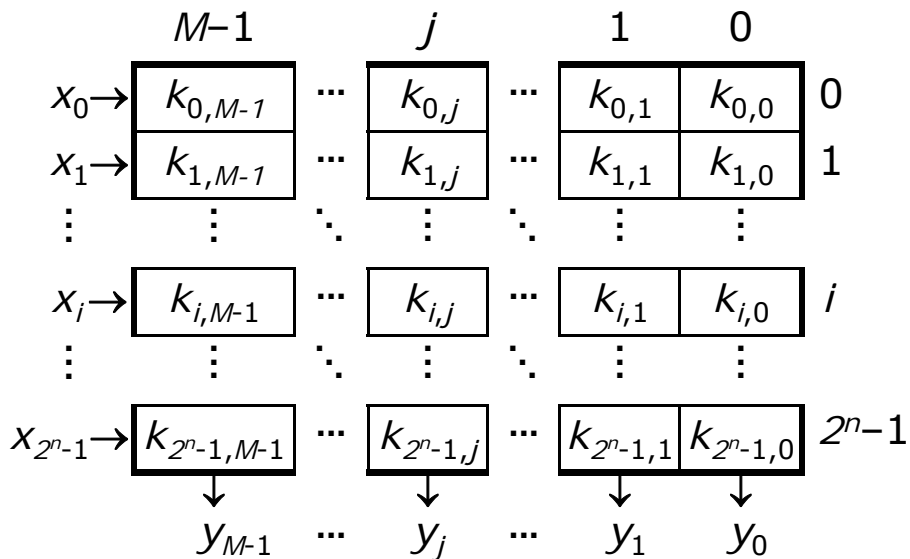




Programirljiva kombinacijska vezja

Pomnilna mreža

- **pomnilna mreža** je struktura, ki v notranjosti hrani urejeno N -terico M -bitnih besed, z zunanostjo pa jo povezuje N 1-bitnih vhodov in M 1-bitnih izhodov, ki delujejo kot en M -bitni (vektorski) izhod
- na izhodu dobimo tisto besedo, na vhodu katere je enica



- vhodno-izhodne povezave mreže torej podaja izraz

$$y_j = \sum_{i=0}^{N-1} x_i k_{i,j}$$

ali matrično

$$\underline{y} = \underline{x} \cdot \underline{K}$$

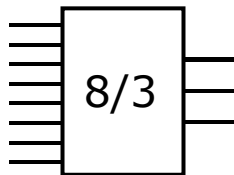
kjer ima lahko le eden od vhodov x_i vrednost 1



Programirljiva kombinacijska vezja

Pomnilna mreža

- spomnimo se, kako deluje kodirnik: če je na i -tem vhodu enica, na preostalih pa ničle, dobimo na izhodu M -bitni vektor, ki predstavlja M -bitni zapis kode (binarne, BCD, ...) za število i



binarni kodirnik 8/3
($M=3$) in njegova
pravilnostna tabela

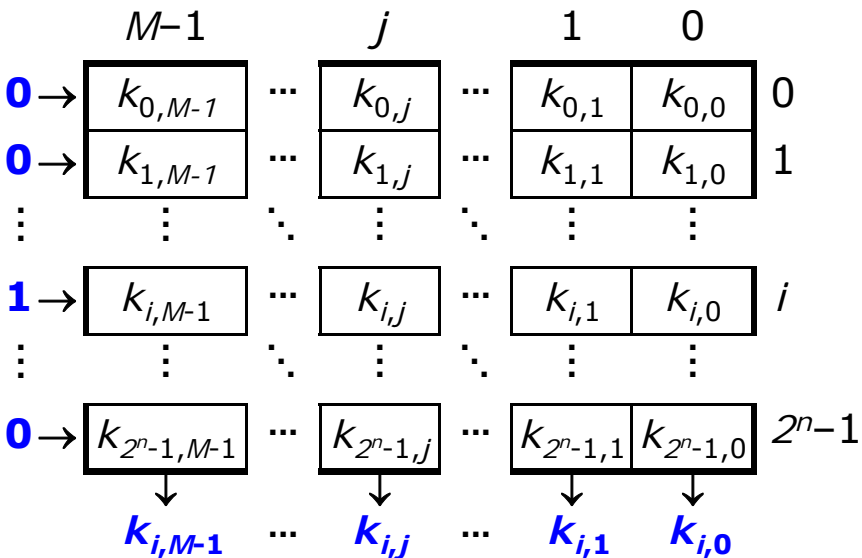
x_0	x_1	x_2	x_3	x_4	x_5	x_6	x_7	y_2	y_1	y_0
1	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	1	0	0
0	0	0	0	0	1	0	0	1	0	1
0	0	0	0	0	0	1	0	1	1	0
0	0	0	0	0	0	0	1	1	1	1



Programirljiva kombinacijska vezja

Pomnilna mreža

- tudi **pomnilno mrežo lahko obravnavamo kot kodirnik**, le da izhodni vektor $\{k_{i,0}, k_{i,1}, \dots, k_{i,M-1}\}$ v splošnem ni ena standardnih kod za število i , temveč poljubno zaporedje M bitov, ki smo ga zapisali (programirali) v i -to vrstico mreže



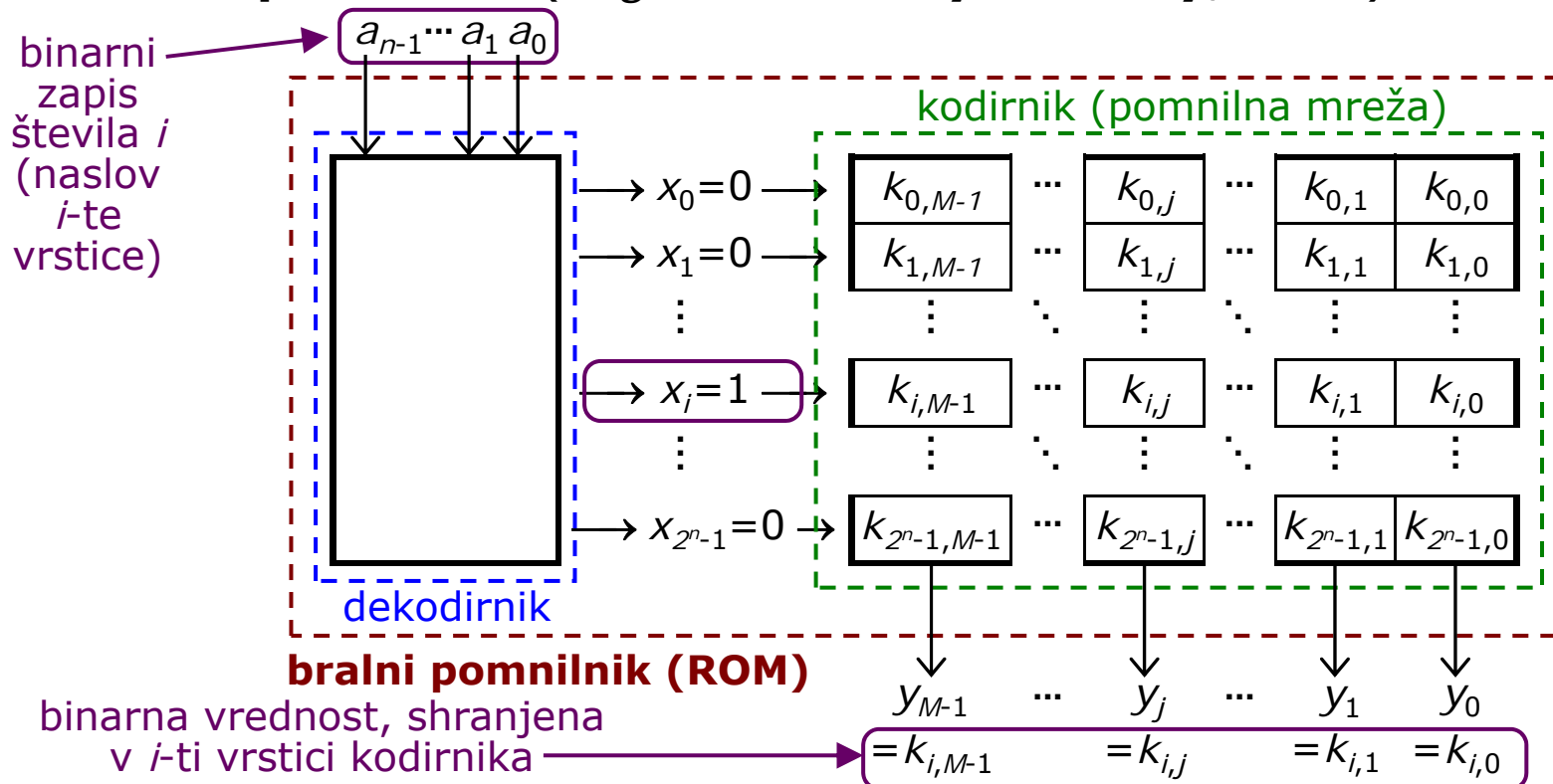
- zagotoviti moramo še, da bo v vhodnem vektorju \underline{x} enica le v i -ti vrstici, ki jo želimo brati
- vhode mreže povežemo na izhode dekodirnika iz binarne kode, na vhode le-tega pa pripeljemo binarni zapis števila i



Programirljiva kombinacijska vezja

Bralni pomnilnik (ROM)

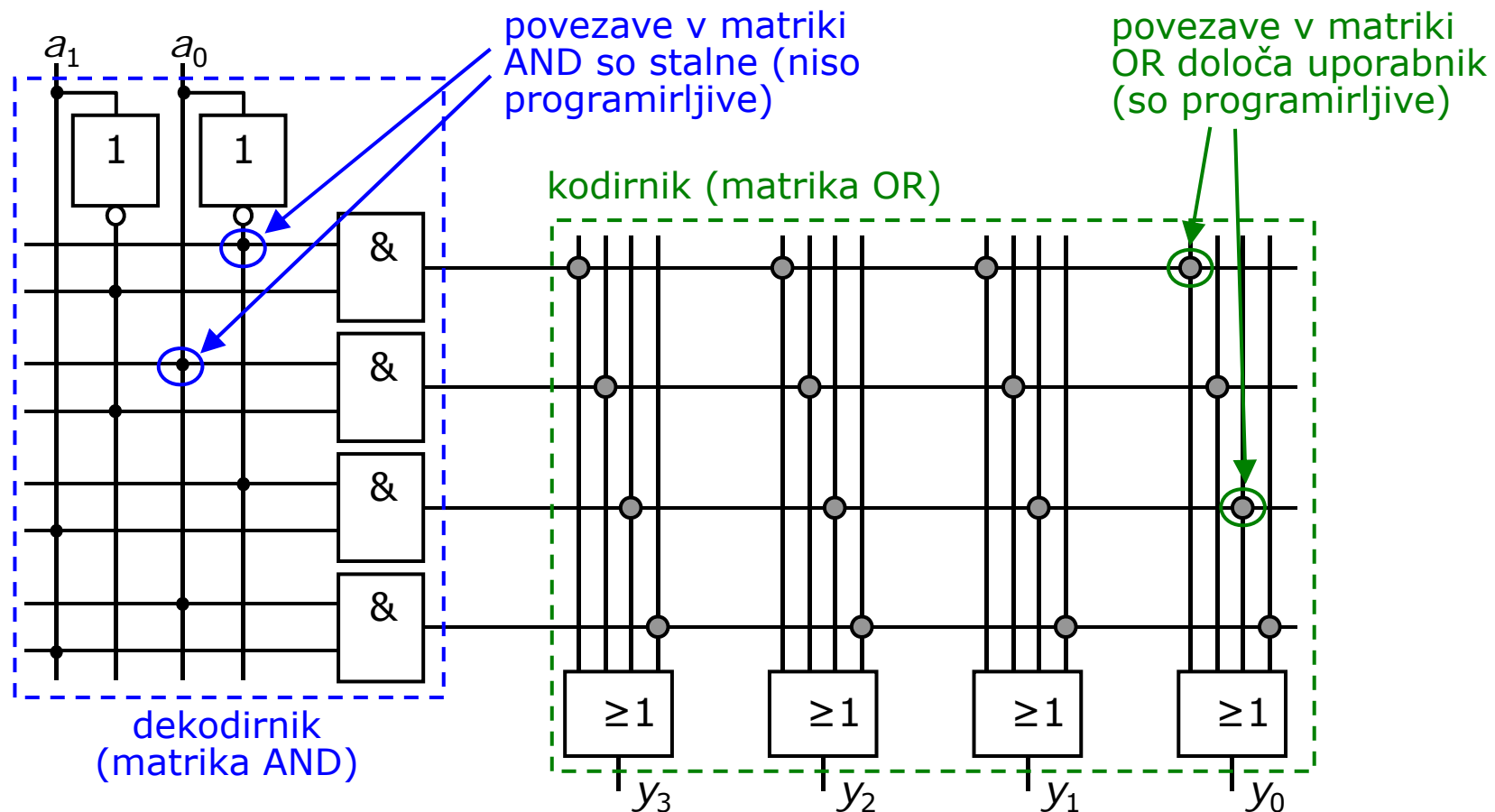
- iz binarnega dekodirnika in splošnega kodirnika smo sestavili **bralni pomnilnik** (*angl. Read-Only Memory, ROM*):





Programirljiva kombinacijska vezja

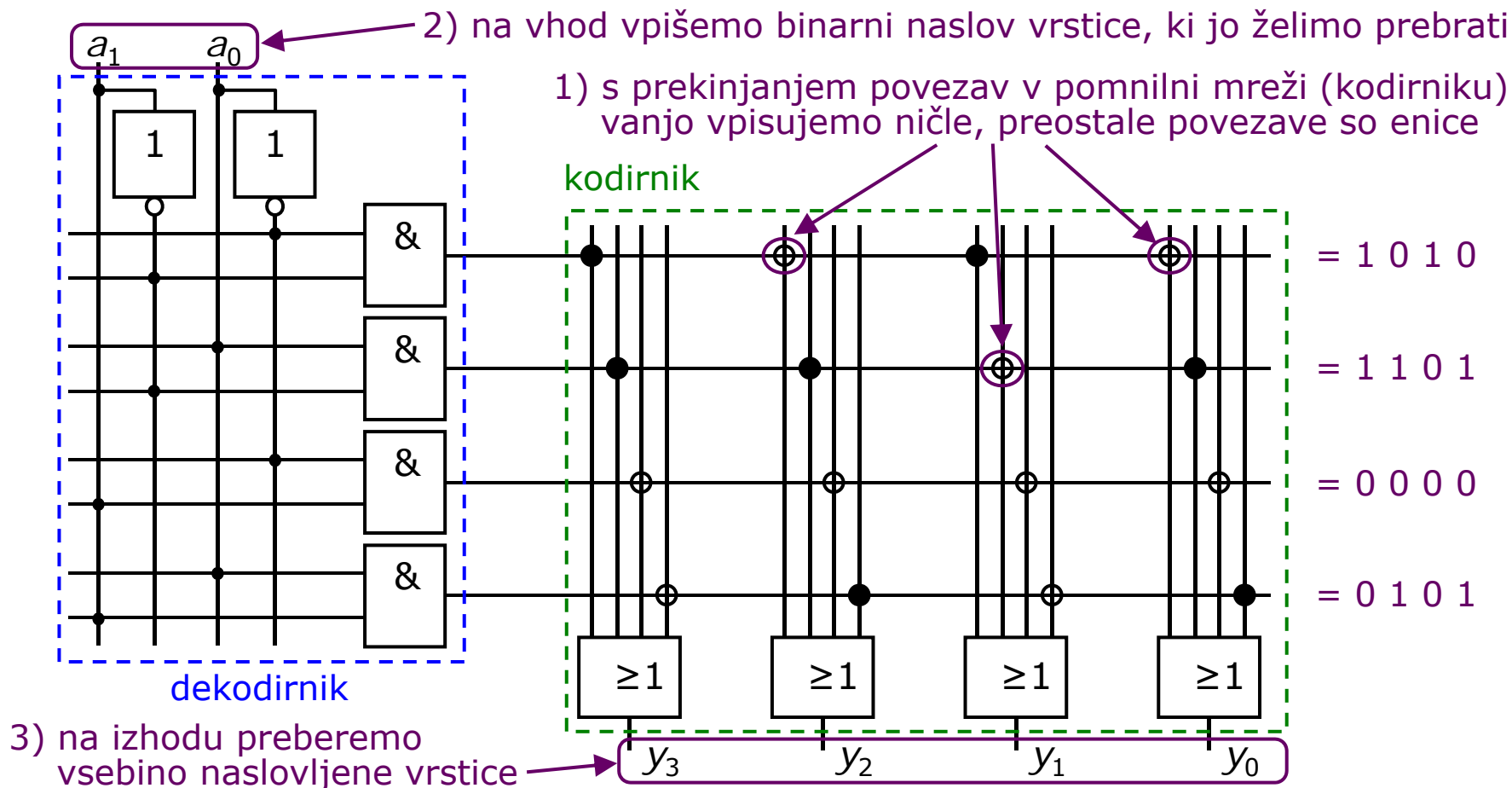
Programirljivi bralni pomnilnik (PROM)





Programirljiva kombinacijska vezja

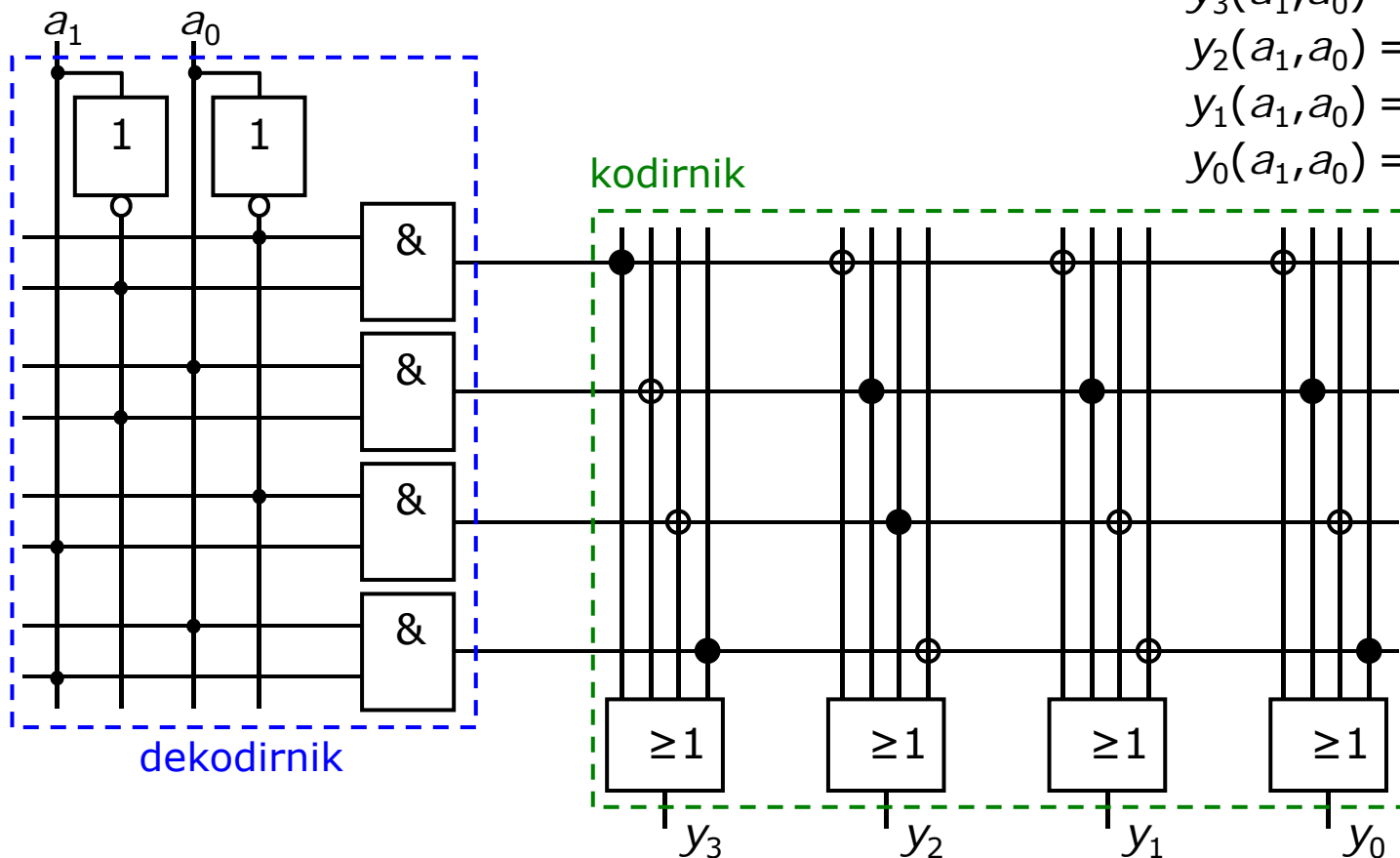
Uporaba PROM za shranjevanje in branje podatkov





Programirljiva kombinacijska vezja

Uporaba PROM za realizacijo preklonnih funkcij



$$y_3(a_1, a_0) = \bar{a}_1 \bar{a}_0 + a_1 a_0$$

$$y_2(a_1, a_0) = \bar{a}_1 a_0 + a_1 \bar{a}_0$$

$$y_1(a_1, a_0) = \bar{a}_1 a_0$$

$$y_0(a_1, a_0) = \bar{a}_1 a_0 + a_1 a_0$$



Programirljiva kombinacijska vezja

Izvedbe pomnilnika PROM

- prvotni **programirljivi bralni pomnilnik** (*angl. Programmable Read-Only Memory, PROM*) je enkrat električno zapisljiv: povezave so varovalke, ki jih prežgemo z visoko napetostjo (10-30 V); z vsako prežgano varovalko izbrišemo enega od mintermov v eni od izhodnih funkcij $y_j(a_k, a_{k-1}, \dots, a_1, a_0)$
- v **izbrisljivem PROM** (*angl. Erasable PROM, EPROM*): povezave so MOS tranzistorji, v katerih z visoko napetostjo (10 V) ustvarimo trajno neprevodno plast; ob izpostavitvi ultravijolični svetlobi (valovna dolžina ~ 235 nm) se ta plast poruši, kar omogoči ponovno programiranje



Programirljiva kombinacijska vezja

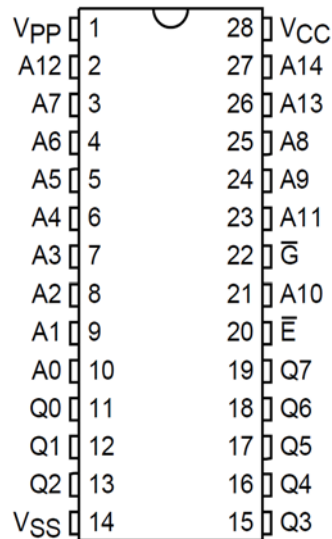
Izvedbe pomnilnika PROM

- v **električno izbrisljivem PROM** (*angl. Electrically Erasable PROM, EEPROM* ali **E²PROM**) izvedemo brisanje z izpostavitvijo tranzistorjev v pomnilni mreži napetosti nasprotne polaritete od tiste, ki jo uporabljamo za pisanje; pisanje, branje in brisanje potekajo korakoma po zaporednih besedah (byte-ih) pomnilnika
- **EEPROM s hitrim izbrisom (Flash)** ima besede organizirane v strani (po 512 - 4096 besed), strani pa v bloke (32-128 strani); zaradi višje zmogljivosti postopoma izrinjajo starejše izvedbe;
 - v različici **NOR Flash** poteka pisanje in branje po besedah, brisanje pa po blokih (t.j. izbriše se celoten blok naenkrat); primer uporabe je vezje BIOS v osebni računalnikih;
 - v različici **NAND Flash** poteka pisanje in branje po straneh, brisanje pa po blokih; primer uporabe je zunanji pomnilnik s priključkom v formatu USB ("USB ključ")

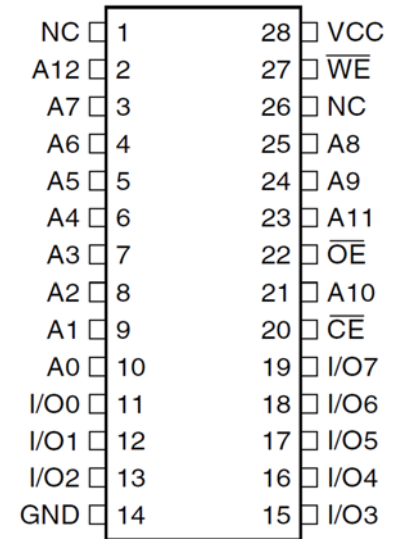


Programirljiva kombinacijska vezja

EPROM in EEPROM



32 KB (256 Kbit) EPROM M27C256B
(ST Microelectronics)

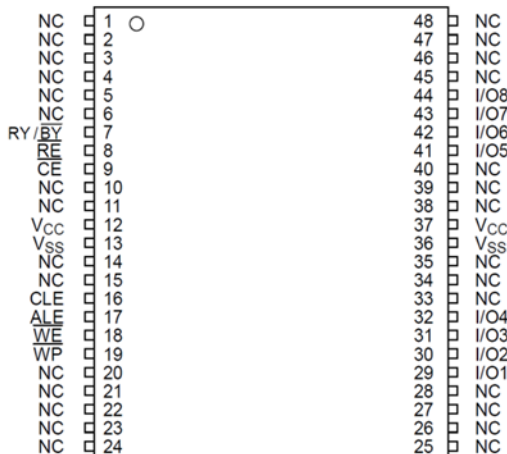


8 KB (64 Kbit) EEPROM AT28C64B
(Atmel)

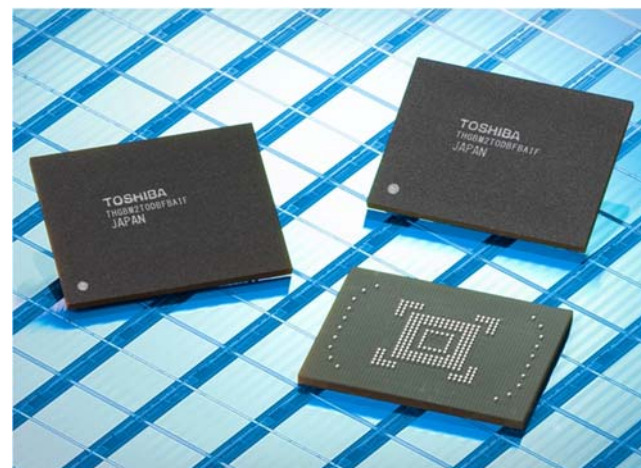


Programirljiva kombinacijska vezja

Flash



2 GB (16 Gbit) SLC NAND Flash
EEPROM TC58NVG4S2EBA00
(Toshiba)



128 GB MLC/e-MMC NAND Flash
EEPROM THGBM2T0DBFBAIF
(Toshiba)

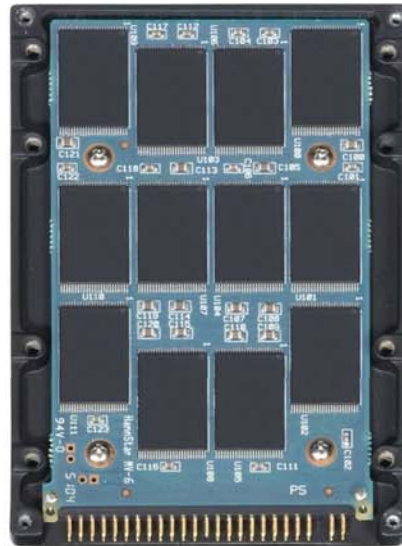


Programirljiva kombinacijska vezja

Flash



klasični trdi disk z magnetnim zapisom
(*angl. hard disk drive - HDD*)



trdi "disk" iz pomnilnika Flash
(*angl. solid-state drive - SSD*)



SSD:

- + nekajkrat hitrejši
- + porabi manj moči
- + brez gibljivih delov
- dražji (zaenkrat)
- manjša pomnilna gostota (-II-)



Programirljiva kombinacijska vezja

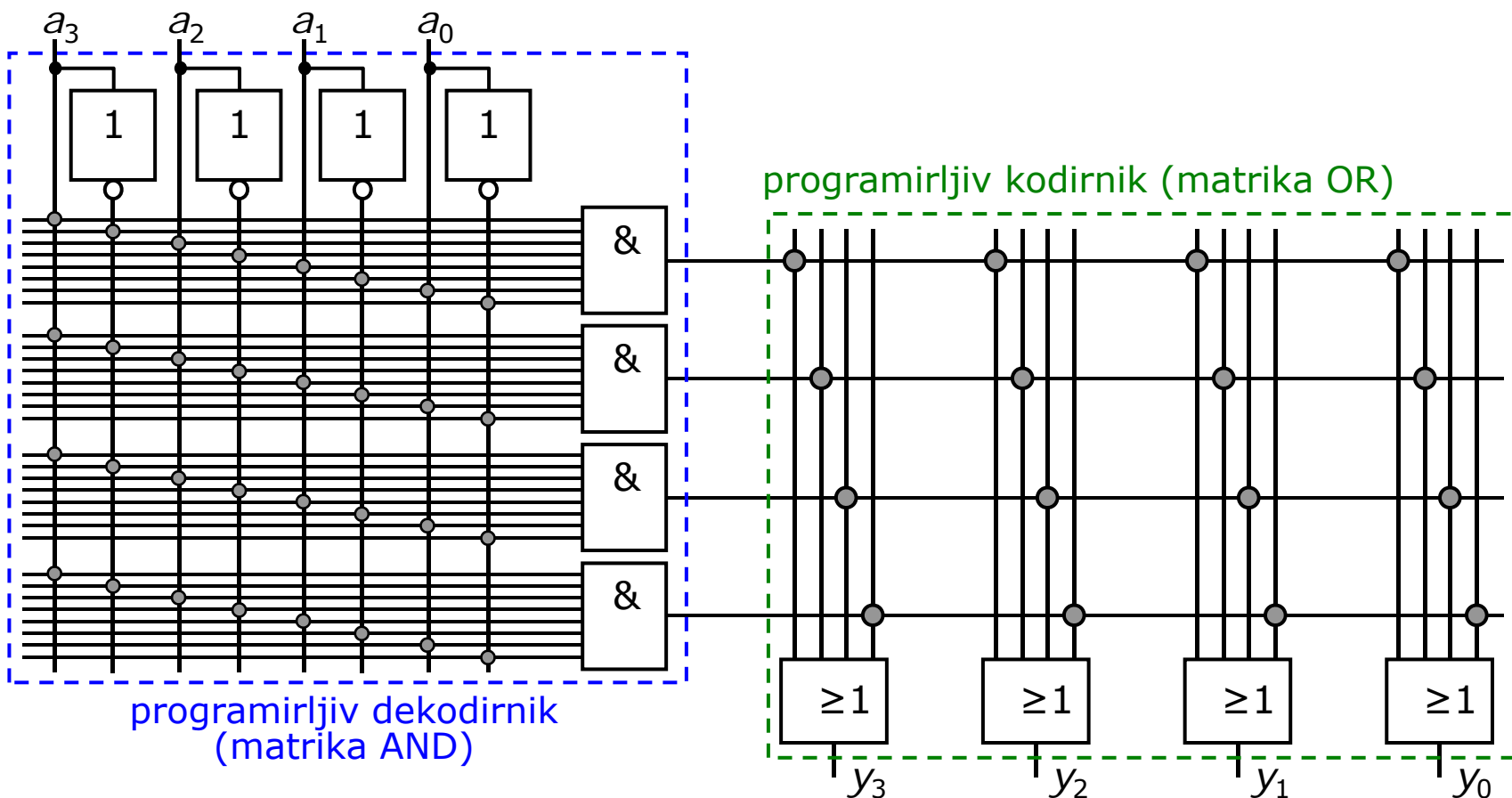
Programirljiva logična mreža (PLA)

- v vseh naštetih izvedbah vezij PROM obsežnost dekodirnika eksponentno narašča s številom vhodnih spremenljivk
- za realizacijo obsežnejših preklopnih funkcij zato potrebujemo velik in posledično drag bralni pomnilnik
- **programirljiva logična mreža** (*angl. Programmable Logic Array, PLA*) je bolj prilagodljiva od bralnega pomnilnika, saj je programirljiv tudi dekodirni del pomnilnika, t.j. matrika AND
- zaradi večje prilagodljivosti je vezje PLA precej manjše od vezja PROM, ki bi ga potrebovali za realizacijo iste preklopne funkcije



Programirljiva kombinacijska vezja

Programirljiva logična mreža (PLA)

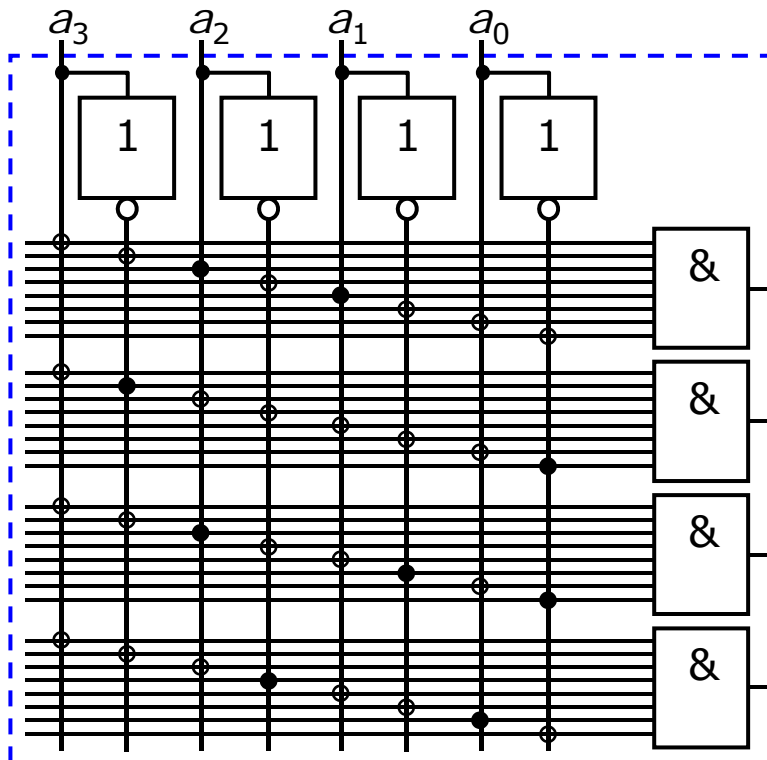




Programirljiva kombinacijska vezja

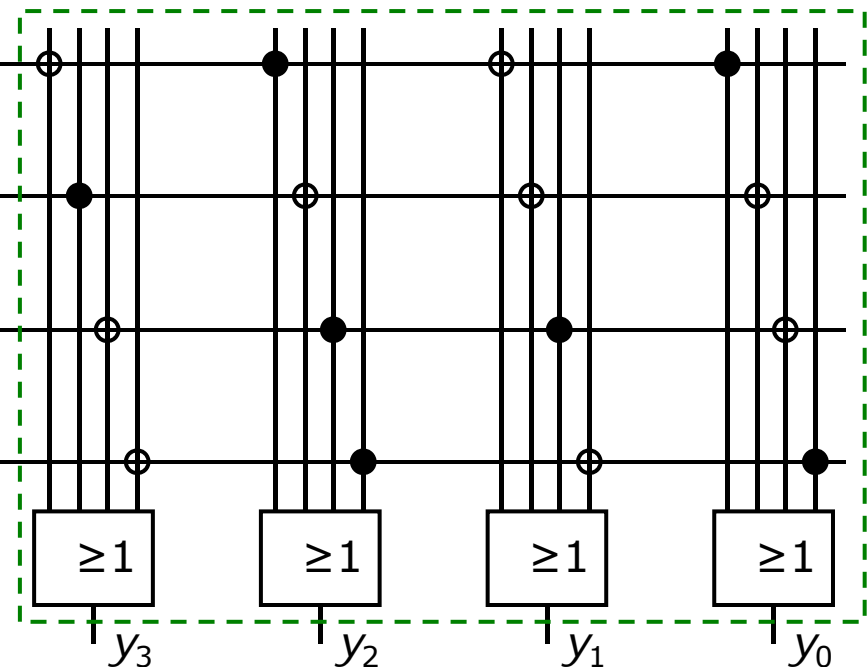
Programirljiva logična mreža (PLA)

$$y_3(a_3, a_2, a_1, a_0) = \bar{a}_3 \bar{a}_0$$
$$y_2(a_3, a_2, a_1, a_0) = a_2 a_1 + a_2 \bar{a}_1 \bar{a}_0 + \bar{a}_2 a_0$$
$$y_1(a_3, a_2, a_1, a_0) = a_2 \bar{a}_1 \bar{a}_0$$
$$y_0(a_3, a_2, a_1, a_0) = a_2 a_1 + \bar{a}_2 a_0$$



programirljiv dekodirnik
(matrika AND)

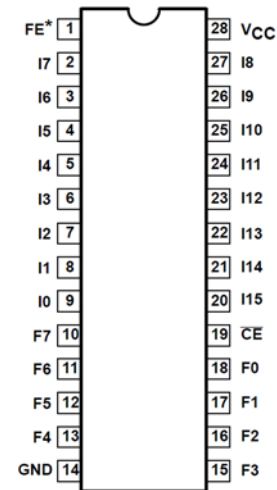
programirljiv kodirnik (matrika OR)





Programirljiva kombinacijska vezja

Programirljiva logična mreža (PLA)



16x48x8 PLA vezje 82S100
[16 vhodov, 48 vrat AND, 8 vrat OR / izhodov;
 $2 \times 16 \times 48 = 1536$ varovalk v matriki AND in $48 \times 8 = 384$ v matriki OR]
(Signetics)



Programirljiva kombinacijska vezja

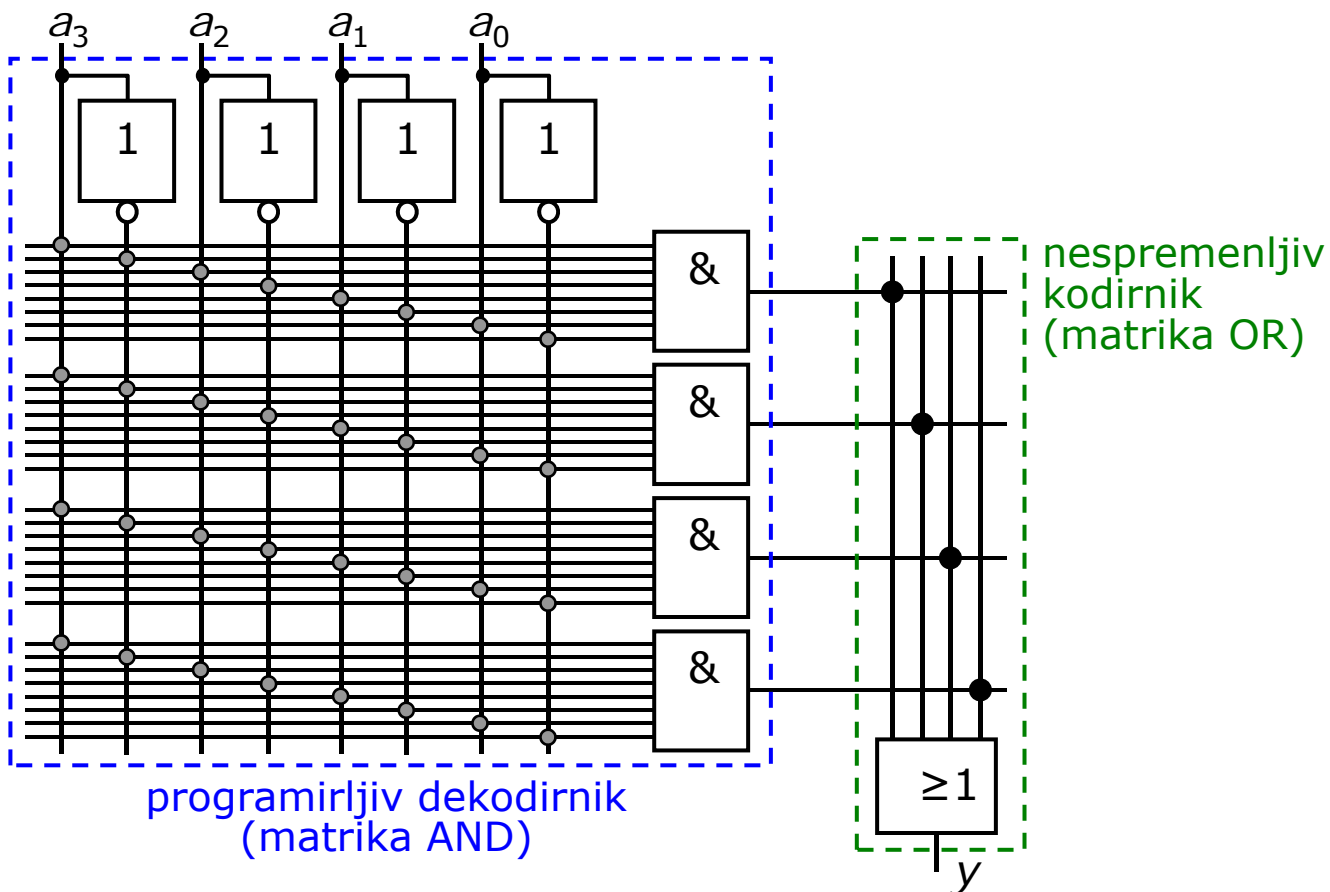
Programirljivo logično polje (PAL)

- vezja PLA so sicer bolj prilagodljiva, a hkrati počasnejša od vezij PROM, saj so zakasnitve signala na programirljivih povezavah praviloma daljše kot na nespremenljivih, zato se danes le še redko uporabljajo
- v **programirljivem logičnem polju** (*angl. Programmable Array Logic, PAL*) je programirljiva le matrika AND, matrika OR pa je nespremenljiva; takšno vezje deluje hitreje kot PLA, a je manj fleksibilno



Programirljiva kombinacijska vezja

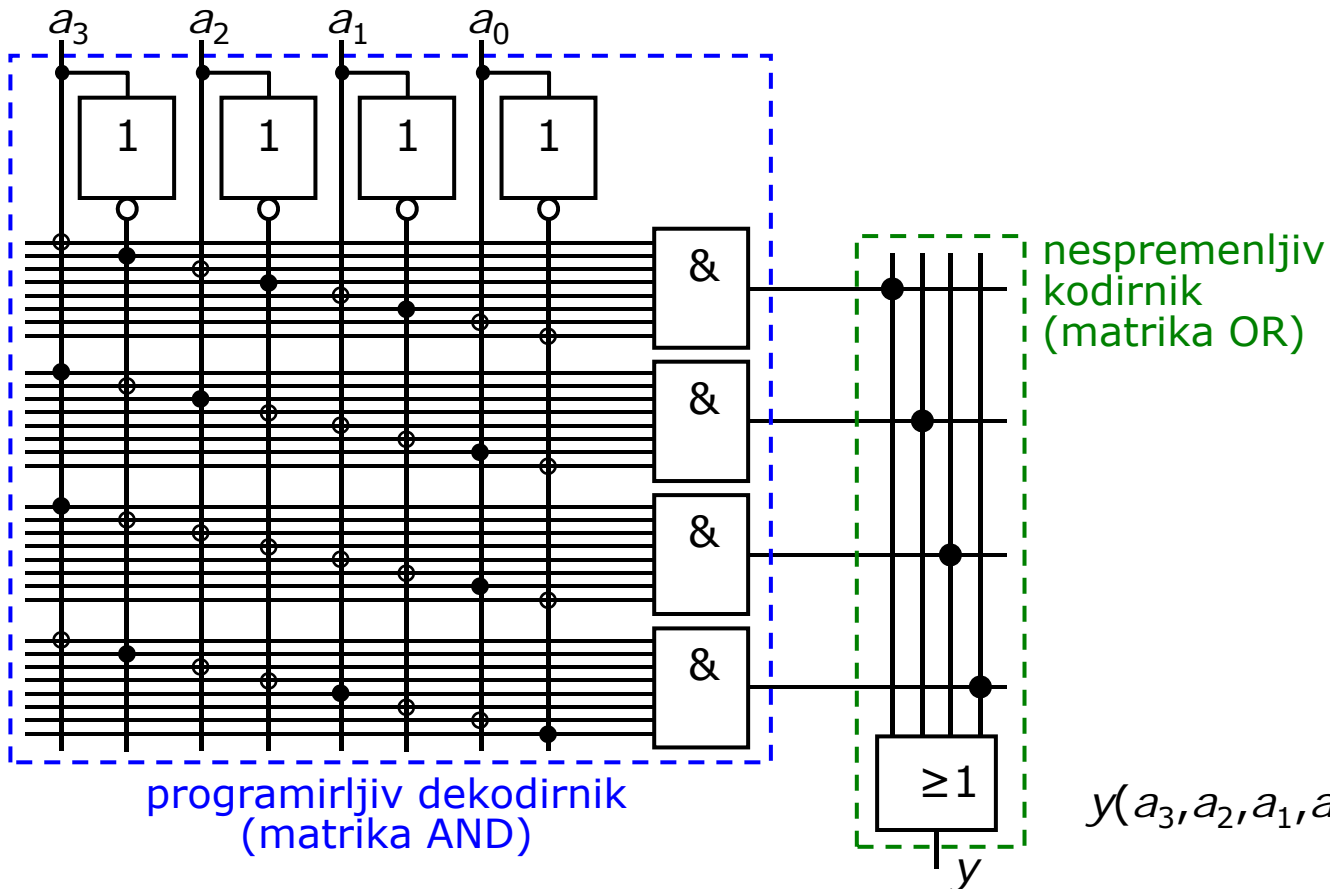
Programirljivo logično polje (PAL)





Programirljiva kombinacijska vezja

Programirljivo logično polje (PAL)

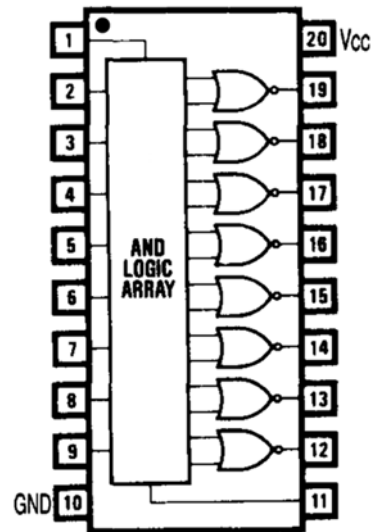


$$y(a_3, a_2, a_1, a_0) = \bar{a}_3 \bar{a}_2 \bar{a}_1 + a_3 a_2 a_0 + a_3 a_0 + \bar{a}_3 a_1 \bar{a}_0$$



Programirljiva kombinacijska vezja

Programirljivo logično polje (PAL)



16x64x8 PAL vezje PAL16L8
[od 10 do 16 vhodov, $8 \times 8 = 64$ vrat AND, od 8 do 2 izhodov;
 $2 \times 16 \times 64 = 2048$ varovalk v matriki AND]
(MMI)



Programirljiva kombinacijska vezja

Programirljivo logično polje (PAL)

- v prvotnih vezjih PLA in PAL je programiranje tako kot v PROM potekalo s prežiganjem varovalk in je bilo izvedljivo le enkrat;
- postopoma so jih pričela nadomeščati vezja, ki vsebujejo tudi spominske celice; to pri podobni velikosti vezja omogoča večjo prilagodljivost
- v t.i. **generičnih logičnih poljih** (angl. **Generic Array Logic, GAL**) so vse programirljive povezave izvedene s spominskimi celicami, zato je mogoče vsako povezavo izbrisati in/ali ponovno vzpostaviti; GAL vezja vsebujejo spominske celice tudi na izhodu pomnilne mreže in jih lahko uporabljamo tudi kot sekvenčna vezja, zato jih bomo obravnavali med programirljivimi sekvenčnimi vezji