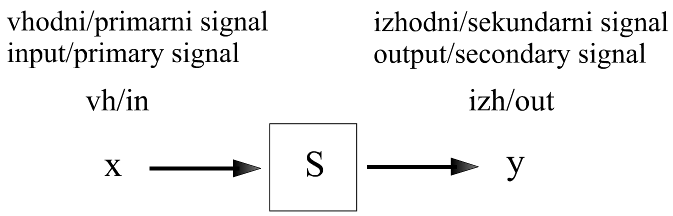
10 OSNOVE SENZORIKE

10.1 UVOD

Senzorji so tisti elementi v merilnih in regulacijskih sistemih, ki pretvarjajo vrednost opazovanega(merjenega) parametra v električni signal. Kratka definicija senzorja se tako glasi:

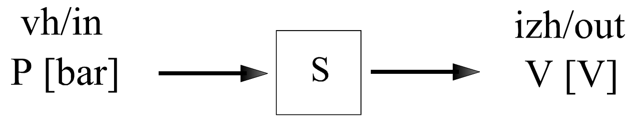
Definicija: Senzor je element, ki proizvaja na izhodu signal y , ki enolično odgovarja vrednosti opazovane veličine na vhodu senzorja x (Sl 10.1).



Sl 10.1 Osnovno delovanje senzorja

Primer: Senzor tlaka(Sl 10.2) - tu je na izhodu senzorja signal, npr. električna napetost V, ki je enolično odvisen od vrednosti tlaka P na vhodu: V = V(P) .

Senzor tlaka torej opravlja enolično pretvorbo vhodnega signal(tlaka P) v izhodni signal (napetost V).

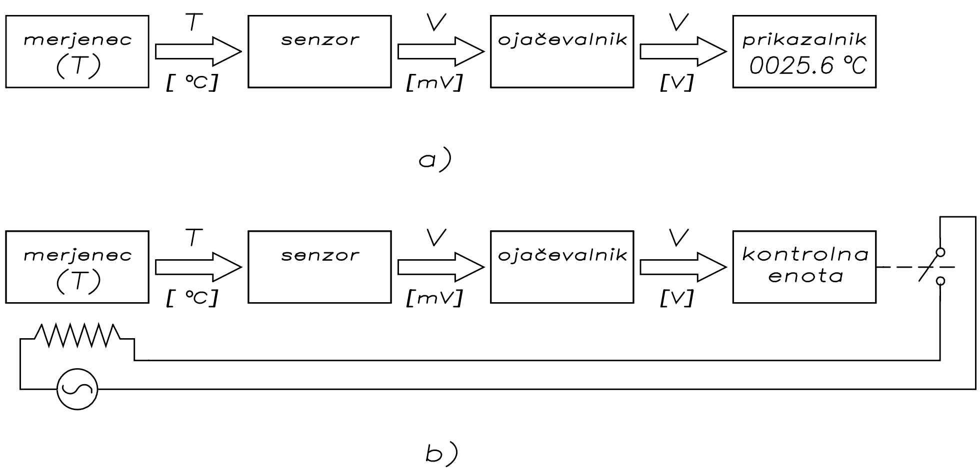


Sl 10.2 Osnovno delovanje senzorja tlaka

V praksi srečamo za senzorje včasih še različna druga imena kot npr. detektor (x-ray detector), meter (flowmeter), element (termoelement), Celica (fotoCelica) itd. Vsi ti elementi so v bistvu senzorji.

Senzorji se uporabljajo kot merilniki(pretvorniki) različnih veličin v merilnih in regulacijskih sistemih.

Tipično shemo nekega preprostega merilnega sistema, konkretno gre za meritev temperature, prikazuje Sl 10.3a. Tipično shemo nekega preprostega regulacijskega sistema, konkretno gre za regulacijo temperature, prikazuje Sl 10.3b. Oba sistema sta si podobna, razlika je le v izhodni enoti: prikazalnik je v regulacijskem sistemu nadomeščen z izhodno kontrolno enoto, ki grelec izklaplja v primeru previsokih temperatur in vklaplja pri prenizkih temperaturah.



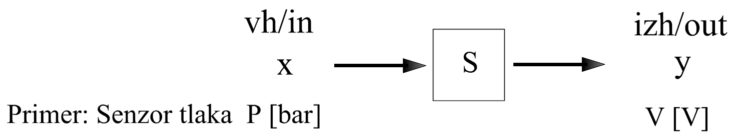
Sl 10.3 Tipična shema preprostega merilnega(a) in regulacijskega(b) sistema

10.2 OSNOVNI PODATKI SENZORJEV

V tem poglavju si bomo ogledali nekatere osnovne podatke in parametre senzorjev kot so npr. karakteristika, občutljivost, točnost, ločljivost, hitrost odziva, itd.

10.2.1 KARAKTERISTIKA

Karakteristika senzorja je zveza med vhodno spremenljivko, ki jo običajno v senzoriki označimo s spremenljivko x in izhodno spremenljivko, ki jo običajno označimo s spremenljivko y (Sl 10.4). Ta zveza je lahko podana grafično, tabelarično ali analitično(z enačbo).



Sl 10.4 Zveza med vhodno in izhodno spremenljivko senz**orja**

Grafično podana karakteristika senzorja je prikazana na Sl 10.5. Osnovni pojmi v karakteristiki senzorja so:

- **MR** (Measured Range, Span) – je merilno območje oz. obseg meritve. MR je določen z razliko med maksimalnim vhodom x_{max} in minimalnim (ničelnim) vhodom x_{min}

$$MR = x_{\max} - x_{\min} \tag{10.1}$$

Vhodna spremenljivka x lahko zavzema le vrednosti iz intervala (x_{min} , x_{max}). Pogosto je vrednost vhodne spremenljivke x podana v % . Tedaj je spremenljivka x običajno normalizirana z MR in je torej določena z izrazom

$$x[\%] = \frac{x - x_{\min}}{x_{\max} - x_{\min}} \times 100 \tag{10.2}$$

- **FS** (Full Scale) – je polni obseg, enak maksimalni vrednosti izhoda y_{max}

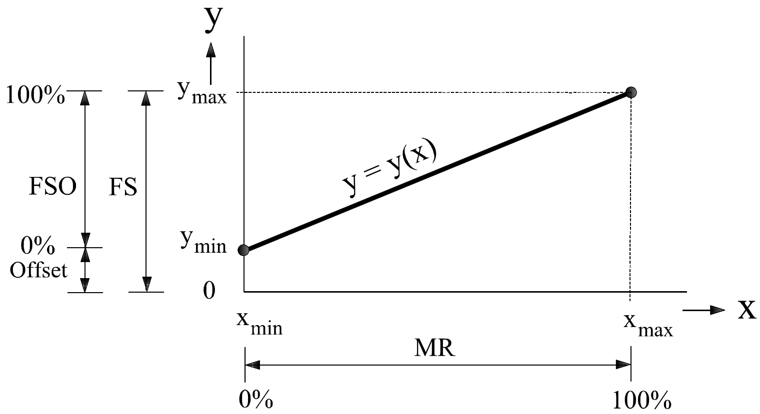
- **Offset** - je minimalni izhod y_{min} oz. vrednost izhoda pri ničelnem vhodu x_{min}

- **FSO** (Full Scale Output) – je polni obseg izhoda oz. razlika med maksimalnim in minimalnim izhodom

$$FSO = y_{\max} - y_{\min} = FS - Offset \tag{10.3}$$

Pogosto je tudi izhodna vrednost y podana v %, tedaj je normalizirana običajno z FSO in torej določena z izrazom

$$y\,[\%] \;=\; \frac{y \;-\; y_{\min}}{y_{\max} \;-\; y_{\min}} \;\times\; 100 \qquad (10.4)$$

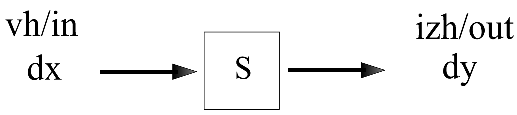


Sl 10.5 Grafično podana karakteristika senzorja

10.2.2 OBČUTLJIVOST

Definicija: Občutljivost senzorja (Sensitivity) S je razmerje med majhno spremembo izhoda dy in pripadajočo majhno spremembo vhoda dx (Sl 10.6)

$$S \;=\; \frac{dy}{dx} \qquad (10.5)$$

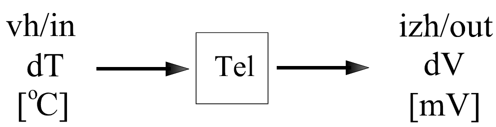


Sl 10.6 Občutljivost senzorja

Matematično gledano je torej občutljivost odvod karakteristike y(x). Zato srečamo za občutljivost tudi druga imena, kot npr. strmina ali naklon karakteristike itd.

Primer: Občutljivost termoelementa (Sl 10.7) je torej

$$S_{Tel} \;=\; \frac{dy}{dx} \;=\; \frac{dV}{dT} \;\; [\frac{mV}{^{o}C}]$$



Sl 10.7 Občutljivost termoelementa

Določanje občutljivosti
Določanje občutljivosti je odvisno od opisa senzorja, s katerim razpolagamo.

1) Analitična določitev: V tem primeru je senzor opisan z analitično podano funkcijo oz. karakteristiko $y = y(x)$. Občutljivost tedaj določimo kot odvod karakteristike

$$S = \frac{dy}{dx} \tag{10.6}$$

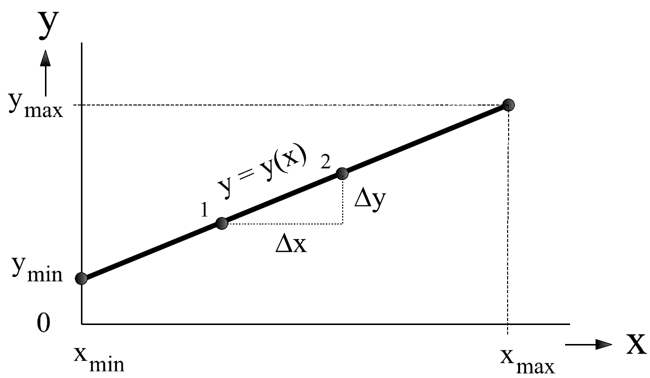
Primer: Idealen linearen senzor opisuje linearna karakteristika $y(x) = y_{min} + Kx$. Občutljivost je tedaj

$$S_{lin} = \frac{dy}{dx} = K = const \tag{10.7}$$

Občutljivost idealnega linearnega senzorja je torej konstantna po vsem merilnem območju in je kar enaka strmini karakteristike. Hkrati je to tudi edini tak primer.

2) Grafična določitev: V tem primeru je senzor opisan z grafično podano karakteristiko $y(x)$ .Občutljivost tedaj določimo grafično kot razmerje ustreznih diferenc med dvema točkama na karakteristiki pri linearnem senzorju(Sl 10.8), oz. podobno pri nelinearnem senzorju med dvema točkama na tangenti na karakteristiko

$$S = \frac{\Delta y}{\Delta x} = \frac{y_2 - y_1}{x_2 - x_1} \tag{10.8}$$



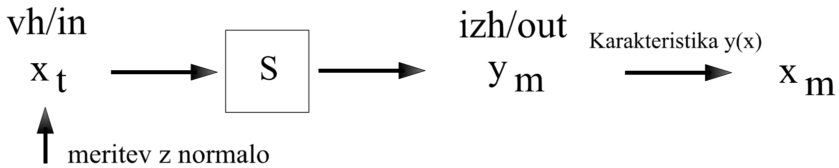
Sl 10.8 Grafična določitev občutljivosti

3) Tabelarična določitev: V tem primeru je senzor opisan s tabelarično podano karakteristiko oz. tabelo y_i/xi . Občutljivost tedaj določimo kot razmerje ustreznih diferenc

$$S = \frac{y_{i+1} - y_i}{x_{i+1} - x_i} \tag{10.9}$$

10.2.3 TOČNOST

Uvod: Točnost (Accuracy) εa podaja, kako dobro se merjeni (measured) odziv senzorja ym oz. iz karakteristike y(x) odčitani pripadajoči vhodni signal xm ujema z resnično oz. točno (true) vhodno vrednostjo xt (Sl 10.9).



Sl 10.9 Točnost senzorja

Za določitev točne vrednosti na vhodu x_t potrebujemo neodvisno, točno meritev vhodne veličine, kar izvedemo z nekim zelo točnim senzorjem (normalo), po točno določenih predpisih (standardih).

Definicija: Točnost ε_a je razlika med merjeno vrednostjo x_m in točno vrednostjo x_t .

Običajno je točnost podana v procentih. Tedaj je običajno normalizirana z vrednostjo x_t

$$\varepsilon_a \quad [\%] \quad = \frac{x_m \; - \; x_t}{x_t} \quad \times \quad 100 \tag{10.10}$$

Včasih je točnost normalizirana s polnim obsegom FS = x_{max} - x_{min}

$$\varepsilon_f \quad [\%] \quad = \frac{x_m \; - \; x_t}{x_{\max} \; - \; x_{\min}} \quad \times \quad 100 \tag{10.11}$$

Včasih srečamo povprečno točnost $< \varepsilon_a >$. V tem primeru, zaradi večje zanesljivosti, N-krat ponovimo meritev pri istem, konstantnem x_t . Zaradi različnih pojavov, kot npr. mikrospremembe v senzorju ali v okolju senzorja in drugih pogojev meritve, dobivamo vedno malo različne vrednosti, npr. pri i-ti meritvi dobimo vrednost x_{mi} itd. Tedaj lahko zaradi večje zanesljivosti določimo povprečno merjeno vrednost $<x_m>$

$$< x_m > \quad = \quad \frac{1}{N} \sum_{i=1}^{N} x_{mi} \tag{10.12}$$

Nato določimo povprečno točnost, v skladu z en(10.13)

$$< \varepsilon_a > \quad [\%] \quad = \frac{< x_m > \; - \; x_t}{x_t} \quad \times \quad 100 \tag{10.13}$$

10.2.4 LOČLJIVOST

Definicija: Ločljivost (<u>R</u>esolution) R je najmanjša sprememba vhodne veličine $(\Delta x)_{min}$, ki se odrazi v že merljivi spremembi izhoda $(\Delta y)_{min}$ (Sl 10.10).

vh/in izh/out

$$(\Delta x)_{min} \longrightarrow \boxed{S} \longrightarrow (\Delta y)_{min}$$

|(že merljiv !)

Sl 10.10 Ločljivost senzorja

Ker je najmanjša že merljiva sprememba na izhodu senzorja $(\Delta y)_{min}$ odvisna ne le od senzorja samega temveč tudi od od kvalitete konkretnega merilnega oz. senzorskega sistema v celoti, se pojem ločljivosti torej ne nanaša le na senzor sam (kot ostale tu obravnavane lastnosti), temveč na celoten senzorski sistem.

Pogosto je ločljivost podana v procentih. Tedaj je običajno normirana z obsegom meritve

$$R \ [\%] = \frac{(\Delta x)_{\min}}{x_{\max} - x_{\min}} \times 100 \tag{10.14}$$

Primer: Termoelement ima obseg meritve $0^{o}C$ - $100^{o}C$. Minimalna sprememba temperature na vhodu, ki se pri danem senzorskem sistemu odrazi v že opazni (merljivi) spremembi napetosti na izhodu, je $0.1^{o}C$. Določi ločljivost tega senzorskega sistema !

<u>Rešitev:</u> Ločljivost je tedaj (en(10.14))

$$R = \frac{(\Delta T)_{\min}}{T_{\max} - T_{\min}} \times 100\,\% = \frac{0.1^{o}C}{100^{o}C - 0^{o}C} \times 100\,\% = \underline{\underline{0.1\,\%}} \tag{10.15}$$

Včasih je podana povprečna ločljivost. Pogosto je namreč $(\Delta x)_{min}$ različen za različne vrednosti x po intervalu (x_{min}, x_{max}). V tem primeru razdelimo merilno območje npr. na N podintervalov in določimo povprečno vrednost $<(\Delta x)_{min}>$ s povprečenjem preko Celotnega področja

$$< (\Delta x)_{\min} > = \frac{1}{N} \sum_{i=1}^{N} (\Delta x)_{\min i} \tag{10.16}$$

Povprečno ločljivost določimo spet s pomočjo en(10.14)

$$R\,[\%] = \frac{< (\Delta x)_{\min} >}{x_{\max} - x_{\min}} \times 100 \tag{10.17}$$

10.2.5 SELEKTIVNOST

Uvod: V resničnem senzorju se lahko izhod spremeni tudi zaradi spremembe različnih drugih motilnih (parazitnih, stranskih) parametrov iz okolice, ne le zaradi spremembe vhodnega oz. merjenega parametra(Sl 10.11)!

Tipični primeri motilnih parametrov iz okolice so npr. temperatura T, vlaga η, osvetlitev Φ_L, pritisk P, pospešek a itd.

Definicija: Selektivnost (Selectivity) S_α je občutljivost senzorja na različne motilne parametre

$$S_\alpha = \frac{dy}{dx_\alpha} \tag{10.18}$$

kjer predstavlja spremenljivka x_α razne motilne parametre: $x_\alpha = T, \eta, \Phi_L$, P itd.

Idealen senzor ima torej selektivnost $S_\alpha = 0$, v tem primeru torej ni nobenega vpliva motilnih parametrov na delovanje oz. na izhod senzorja.

Resničen senzor ima od 0 različno selektivnost $S_\alpha \neq 0$, torej tu obstoja vpliv motilnih parametrov na delovanje oz. na izhod senzorja.

Narisi...

Sl 10.11 Selektivnost senzorja

Pri uporabi senzorjev v praksi je običajno največ problemov ravno v zvezi z motilnimi oz. parazitnimi parametri iz okolice. Pogosto so opisani pojavi glavni vir težav pri zahtevnejših(natančnejših) aplikacijah. Zato v praksi za te pojave pogosto srečamo poleg imena selektivnost še razna druga imena kot npr. nestabilnost, navzkrižna občutljivost (cross-sensitivity), lezenje (drift) itd.

Primer: Senzor tlaka
Pri spremembi tlaka na vhodu za ΔP se izhod pri dani občutljivosti senzorja S, v skladu z en(10.8), spremeni za napetost ΔV

$$\Delta V = S \cdot \Delta P \tag{10.19}$$

Če pa se spremeni temperatura senzorja za npr. ΔT, se bo izhod senzorja, zaradi različnih temperaturnih odvisnosti v strukturi senzorja, v skladu z en(10.18), spremenil za neko napetost ΔV_T, kot sledi iz en(10.18)

$$\Delta V_T = S_T \cdot \Delta T \tag{10.20}$$

Pri hkratni spremembi tlaka in temperature na senzorju bo sprememba izhodne napetosti sestavljena iz obeh efektov in je zato rezultat meritve, ob neupoštevanju temperaturnega vpliva, netočen.

Pri aplikacijah, ki zahtevajo visoko točnost, lahko uporabimo razne pristope za odpravo te netočnosti, kot npr:

1) Temperaturna stabilizacija: V tem primeru merilno okolje senzorja temperaturno stabiliziramo(termostatiramo). S tem preprečimo spreminjanje temperature med meritvijo: $T=\text{const}$ oz. $\Delta T = 0$ in v skladu z en(10.20) izničimo netočnost:

$$\Delta V_T = 0 \ ! \tag{10.21}$$

2) Temperaturna kompenzacija: V tem primeru merilnemu sistemu dodamo še senzor temperature, s katerim stalno merimo tudi temperaturne spremembe ΔT. Na podlagi izmerjene ali od proizvajalca podane selektivnosti senzorja na temperaturo S_T določimo po en(10.20) pripadajočo spremembo izhoda ΔV_T, ki jo nato odštejemo od izmerjenega izhodnega signala. Tako dobimo točno izhodno informacijo o vhodnem signalu - tlaku na vhodu.

V novejših senzorskih sistemih omenjene operacije izvaja mikroračunalnik. V spomin mikroračunalnika vpišemo korekturno tabelo(zvezo) $\Delta V_T/T$, s pomočjo katere mikroračunalnik na podlagi izmerjene temperature določi pripadajočo korekturo ΔV_T. To vrednost nato odšteje od Celotne izmerjene izhodne spremembe ΔV. Končno mikroračunalnik na podlagi vpisane osnovne karakteristične tabele senzorja $\Delta V/P$ določi točno vrednost tlaka na vhodu senzorja.

10.2.6 ŠUM

Definicija: Šum (<u>N</u>oise, Noise Signal) N je efektivna vrednost šumnega signala na izhodu senzorja pri ničelnem vhodu x_{min} .

Tipične efektivne oz. rms (<u>r</u>oot/<u>m</u>ean/<u>s</u>quare - koren/povprečje/kvadrat) vrednosti šuma $\sqrt{\overline{u_n^2}}$ so pri senzorjih običajno majhne napetosti v razredu [μV].

10.2.7 MINIMALNI DETEKTIRANI SIGNAL

Definicija: Minimalni detektirani signal senzorja (<u>M</u>inimal <u>D</u>etectable <u>S</u>ignal) MDS je tista najmanjša vrednost vhodnega signala x^{min} , ki v senzorju že vzbudi enako velik izhodni signal y^{min} , kot je vrednost šumnega signala N na izhodu senzorja!

Komentar: Dober senzor naj bi imel MDS čim manjši. MDS je določen s šumnimi lastnostmi danega senzorja. Vhodnih signalov pod MDS ne moremo zaznavati, ker jih na izhodu ne moremo izločiti iz šuma N.
Soroden, vendar ne enak pomen kot MDS ima naslednji obravnavani parameter, prag senzorja.

10.2.8 PRAG

Definicija: Prag (<u>T</u>hreshold) Δx_{Thr} je tista najmanjša sprememba vhodnega signala Δx_{Thr} , če začnemo opazovati pri začetni vrednosti na vhodu x_{min} (ničelni vhod), ki povzroči že merljivo spremembo izhoda.

Ker je najmanjša že merljiva sprememba na izhodu senzorja odvisna tudi od kvalitete danega merilnega oz. senzorskega sistema, se tudi pojem praga torej ne nanaša le na senzor sam (kot ostale tu obravnavane lastnosti), temveč na kompleten senzorski sistem.

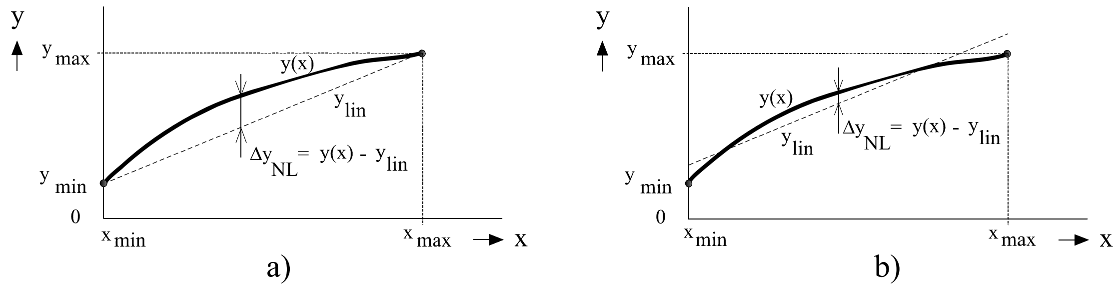
Komentar: Glede na podane definicije je torej prag enak ločljivosti pri ničelnem vhodu x_{min} .

10.2.9 NELINEARNOST

Definicija: Nelinearnost (Nonlinearity) Δy_{NL} je odstopanje odziva senzorja od idealnega linearnega odziva.

V literaturi najdemo različne definicije nelinearnosti, glede na določitev odziva idealnega linearnega senzorja, npr.:

1) Metoda začetna-končna točka: V tem primeru dobimo linearno karakteristiko enostavno s tem, da potegnemo premico skozi začetno in končno točko v karakteristiki obravnavanega senzorja (črtkano na Sl 10.12a).



Sl 10.12 Nelinearnost senzorja: a) metoda začetna-končna toka in b) metoda povprečne premice

2) Metoda povprečenja: V tem primeru dobimo linearno karakteristiko z eno izmed metod povprečenja (averaging) oz. dobrega prileganja (best fit) premice na dano krivuljo (črtkano na Sl 10.12b). Pri teh metodah določimo enačbo premice, ki zadošča določenim zahtevam glede prileganja premice dani krivulji. Znana je npr. metoda najmanjših kvadratov (least squares), pri kateri določimo enačbo premice z zahtevo po minimiziranju vsote kvadratov razlik med krivuljo in premico v izbranih točkah merilnega območja $MR = x_{max} - x_{min}$.

Pogosto je nelinearnost podana v procentih. Tedaj je običajno normirana s polnim obsegom izhoda $FSO = y_{max} - y_{min}$

$$\Delta y_{NL}(x) \quad [\%] \quad = \quad \frac{y(x) \quad - \quad y_{lin}}{y_{max} \quad - \quad y_{min}} \tag{10.22}$$

Kot nakazuje en(10.22), se nelinearnost Δy_{NL} resničnega senzorja spreminja z vrednostjo vhodne spremenljivke x, po merilnem območju MR. V priročnikih zato proizvajalci nelinearnost podajajo na tri različne, bolj ali manj točne načine, kot bo opisano v nadaljevanju.

1. Točne vrednosti

Priročnik podaja točne vrednosti $\Delta y_{NL}(x)$ po celotnem merilnem območju MR, v obliki analitične funkcije, grafa ali tabele. V tem primeru imamo torej podane točne vrednost nelinearnosti senzorja po celotnem merilnem obsegu, je pa seveda ta pristop bolj zahteven glede porabe prostora v priročniku.

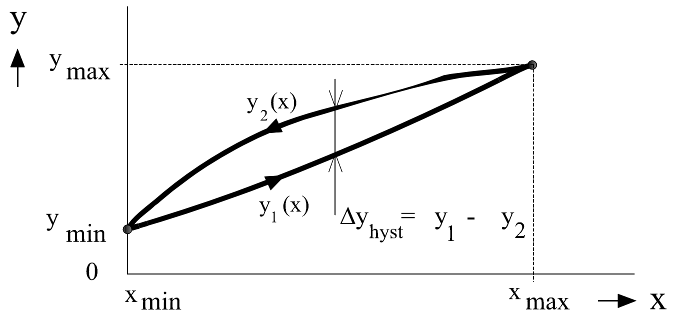
2. Povprečna vrednost
Priročnik podaja le povprečno vrednost Δy_{NL} na merilnem območju MR. V tem primeru imamo torej podano le tipično vrednost oz. oceno nelinearnosti, ki jo lahko pričakujemo pri delu z danim senzorjem

3. Najslabša vrednost
Priročnik podaja le maksimalno vrednost nelinearnosti Δy_{NL} na merilnem območju MR. V tem primeru torej vemo le, da večje oz. slabše vrednosti Δy_{NL} kot je podana, pri delu z danim senzorjem ne bomo srečali (worst čase).

Opisani načini podajanja so splošno uporabljani in jih redno srečujemo v katalogih pri podajanju različnih parametrov, ki se spreminjajo po merilnem območju.

10.2.10 HISTEREZA

Definicija: Histereza (hysteresis) Δy_{hyst} je razlika v odzivu senzorja, ki se pojavi pri obhodu merilnega obsega MR v nasprotnih smereh (Sl 10.13).



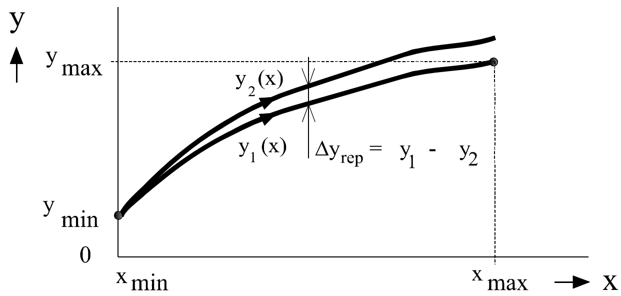
Sl 10.13 Histereza senzorja

Vzroki za histerezo senzorja so v različnih pojavih kot npr. mikrospremembe okolja med meritvijo (temperatura, pritisk, osvetlitev, vlaga, električna in magnetna polja itd.) in mikrospremembe v senzorju oz. senzorskem sistemu samem (utrujanje materiala, deformacije, neohmski oz. usmerniški kontakti, itd.).

Proizvajalci včasih histerezo podajajo v procentih, tedaj je običajno normalizirana s polnim obsegom izhoda FSO. Vrednosti histereze proizvajalci podajajo na različne načine, podobno kot je bilo opisano pri obravnavi nelinearnosti (maksimalna vrednost - worst čase, povprečna vrednost ali potek histereze po celotnem merilnem obsegu obsegu - graf, tabela ali funkcija).

10.2.11 PONOVLJIVOST

Definicija: Ponovljivost (repeatability) Δy_{rep} je razlika v odzivu senzorja, ki se pojavi pri ponovljenem obhodu merilnega obsega MR v isti smeri (Sl 10.14).



Sl 10.14 Ponovljivost senzorja

Podobno kot pri histerezi je vzrok za nelinearnost senzorja v različnih pojavih kot npr. mikrospremembe okolja med meritvijo (temperatura, pritisk, osvetlitev, vlaga, električna in magnetna polja itd.) in mikrospremembe v senzorju oz. senzorskem sistemu samem (utrujanje materiala, deformacije, kontakti, itd.).

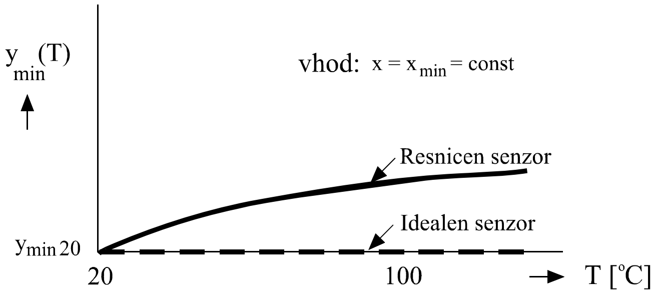
Proizvajalci včasih ponovljivost podajajo v procentih, tedaj je običajno normalizirana z polnim obsegom izhoda FSO.

Ponovljivost se v splošnem spreminja po merilnem obsegu(Sl 10.13) in jo proizvajalci podajajo na različne načine, podobno kot je bilo opisano pri obravnavi nelinearnosti: maksimalna vrednost(worst čase), povprečna vrednost ali točen potek ponovljivosti po celotnem merilnem obsegu(graf, tabela ali funkcija).

Včasih srečamo za ponovljivost tudi ime preciznost (Precision).

10.2.12 TEMPERATURNI NIČELNI ODZIV

Definicija: Temperaturni ničelni odziv (Offset Temperature Drift) je spreminjanje izhoda y_{min} pri konstantnem ničelnem vhodu x_{min} (oz. Offseta), zaradi spreminjanja temperature (Sl 10.15).



Sl 10.15 Temperaturni ničelni odziv

Pogosto je opisani pojav glavni vir težav pri aplikaciji senzorja. V praksi srečamo za to nezaželeno lastnost tudi druga imena (Temperature Zero Drift, Temperature Zero Error). Proizvajalci merijo in podajajo spremembo ničelnega odziva y_{min} (Offset) s temperaturo običajno, kot že opisano, z maksimalno vrednostjo (najslabši primer - worst čase), s povprečno vrednostjo ali v obliki grafa (Sl 10.14).

Podobno srečamo včasih tudi podatke za temperaturni odziv maksimalnega izhoda y_{max} pri konstantnem maksimalnem vhodu x_{max} . Graf na Sl 10.14 se tedaj ne spremeni, le indeksi se zamenjajo (x_{min} v x_{max} itd.).

10.2.13 PREOBREMENITVENE LASTNOSTI

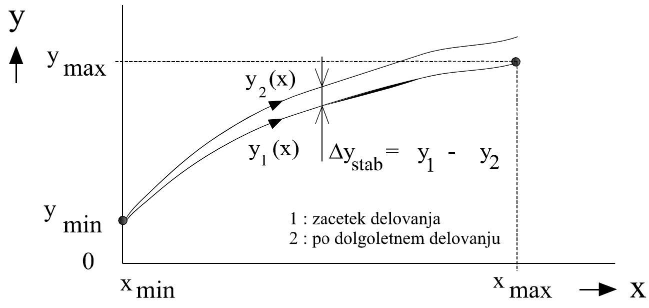
O preobremenitvi (Overload, Overrange) govorimo, kadar pride med delovanjem senzorja do prekoračitve maksimalnih dopustnih vrednosti na vhodu: $x > x_{max}$! Pri tem proizvajalci podajajo naslednji dve lastnosti senzorja:

Dopustna preobremenitev: je od proizvajalca predpisana maksimalna kratkotrajna vrednost vhodne (merjene) veličine $x_M > x_{max}$, ki je lahko aplicirana na senzor v predpisanem trajanju. Pri tem se senzorjeve lastnosti ne smejo spremeniti za več kot je podano s predpisom proizvajalca.

Čas vzpostavitve (Recovery Time): je čas, ki je potreben, da senzor po preobremenitvi spet dobi predpisane lastnosti.

10.2.14 DOLGOROČNA STABILNOST

Dolgoročna stabilnost (Longterm Stability) Δy_{stab} je sprememba senzorjevega odziva po dolgotrajnem, dolgoletnem delovanju. Stabilnost Δy_{stab} je določena(Sl 10.16) z razliko v izmerjeni karakteristiki na začetku (ob izdelavi) $y_1(x)$ in na koncu (po dolgoletnem delovanju) $y_2(x)$, pri predpisanih pogojih delovanja (predpisani vhodni signali, predpisane vrednosti parametrov okolja T, P itd.).



Sl 10.16 Dolgoročna stabilnost

Meritev dolgoročne stabilnosti je problematična, saj bi morali počakati z meritvijo vrsto let(npr. 10-20 let) za določitev sprememb senzorja po dolgoletnem delovanju. Rešitev tega problema je v pospešenem staranju oz. testiranju. Kot je bilo pokazano v poglavju o staranju, se pri pospešenem staranju npr. s povišano temperaturo staranje pospeši za akceleracijski faktor (Acceleration Factor) AF_T

$$AF_T = \frac{t_a}{t_t} = e^{\frac{E_a}{k}\left(\frac{1}{T_a}-\frac{1}{T_t}\right)} \qquad (10.23)$$

kjer je T_a temperatura ambienta, T_t povišana temperatura pospešenega testiranja oz. staranja, t_a čas staranja na ambientni temperaturi in t_t čas staranja za enako degradacijo na povišani temperaturi, E_a aktivacijska energija pospešenega staranja in k Boltzmannova konstanta.

Primer: Za kakšen faktor se skrajša čas testiranja za ekvivalentno postaranje oz. degradacijo pri povišani temperaturi $T_t = 250^oC$, v primerjavi s staranjem na ambientni temperaturi $T_a = 25^oC$? Aktivacijska energija pospešenega staranja je $E_a = 1eV$.

Rešitev: Vstavimo dane podatke v en(10.23) in dobimo

$$AF_T = \frac{t_a}{t_t} \cong 1000 \qquad (10.24)$$

Čas testiranja oz. staranja za isto degradacijo je torej na temperaturi $T_t = 250^oC$ približno 1000-krat krajši kot na ambientni temperaturi $T_a = 25^oC$!

Običajno je izmerjena in podana maksimalna vrednost (worst čase) dolgoročne stabilnosti Δy_{stab} na Čelotnem merilnem območju $MR = x_{max} - x_{min}$, ali pa je podana kompletna informacija v obliki grafa (Sl 10.12). Kadar je dolgoročna stabilnost podana v procentih, je običajno normalizirana z FSO.

10.2.15 POGOJI OKOLJA

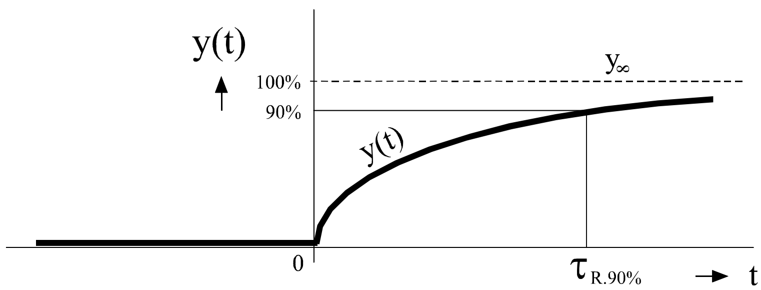
Pogoji okolja (Ambient Conditions): so od proizvajalca dovoljene vrednosti raznih vplivnih parametrov iz senzorjevega okolja kot npr. temperatura, pritisk, vlaga, koncentracije raznih agresivnih spojin, pospešek, rotacija, vibracija, šoki, elektromagnetna polja itd.

Strogo spoštovanje predpisanih pogojev okolja je osnovni pogoj za dolgoročno dobro, točno delovanje senzorja. Pogosto v praksi ta zahteva predstavlja enega večjih problemov.

10.2.16 ODZIVNI ČAS

Uvod: V vsakem resničnem senzorju je izhod (odziv) bolj ali manj zakasnjen za vhodom. Zakasnitev senzorjevega odziva proizvajalci karakterizirajo z odzivnim časom. V praksi srečamo še različna druga imena za odzivni čas (Response Time) t_R kot npr. zakasnilni čas (Delay Time) t_D , čas vzpona (Rise Time) t_r v primerih, ko izhodni signal raste ali čas upadanja (Fall Time) t_f v primerih, ko izhodni signal upada idr. Proizvajalci definirajo, merijo in podajajo odzivne čase na različne načine. Ogledali si bomo nekaj tipičnih primerov.

Definicija: Odzivni čas $t_{R90\%}$ je čas, ki je potreben, da po nenadni spremembi vhoda izhodni signal y(t) doseže 90% končne vrednosti y_∞ (Sl 10.17 Definicija odzivnega časa $t_{R90\%}$).



Sl 10.17 Definicija odzivnega časa $t_{R90\%}$

Komentar: Na podoben način so definirani še razni drugi odzivni časi, npr. $t_{R98\%}$ je čas, ki je potreben, da izhod doseže 98% končne vrednosti. Podobno je definiran čas $t_{R63\%}$, ki torej predstavlja čas, v katerem se izhod spremeni za 63% oz. 1/e . Odzivni čas $t_{R5/95\%}$ pa je definiran kot čas, potreben za spremembo odziva od 5% na 95% , itd.

V primeru časovno spremenljivih signalov na vhodu senzorja, npr. harmoničnega signala s frekvenco $f = \omega/2\pi$, se izkaže, da odziv senzorja zadovoljivo, brez opaznih zakasnitev, sledi vhodne signale do frekvenc reda $1/\tau$. Omejitev dobrega delovanja senzorja pri vhodnih signalih visokih frekvenc f je torej

$$f \leq 1/\tau \tag{10.25}$$

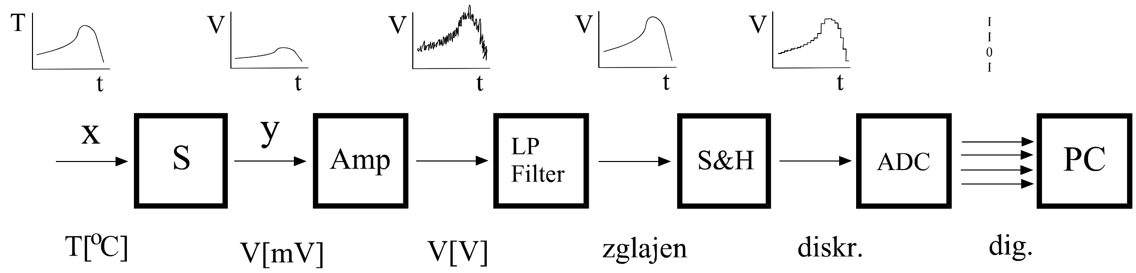
REFERENCE

1) Lenk
2) J.P.Holman, "Experimental methods for engineers", McGraw-Hill, 1984.
3) K.S.Lion, "ELEMENTS OF ELECTRICAL AND ELECTRONIC INSTRUMENTATION", McGraw-Hill Kogakusha, Ltd., 1975.
4) J.Furlan, osebni zapiski
5) H.Ahlers, J.Waldmann, "Mikroelektronische Sensoren", VEB VERLAG TECHNIK BERLIN, 1989.
6) K.H.Härdtl,editor, "ProČeedings of EUROSENSORS IV", Elsevier, Sensors and Actuators B, Vol.4, 1991.
7) "Optoelectronic Semiconductors and Sensors", SIEMENS, 1988.

10.3 SENZORSKI SISTEMI

10.3.1 TIPIČEN SENZORSKI SISTEM

Tipičen senzorski sistem je sestavljen iz vhodnega senzorskega elementa in nekaterih osnovnih elektronskih sklopov za obdelavo signala(Signal Conditioning). Tipičen senzorski sistem prikazuje Sl 10.18. Dodani so tudi diagrami časovnih potekov senzorskega signala v različnih fazah obdelave.



Sl 10.18 Tipičen senzorski sistem

Za pravilno delovanje senzorskega sistema morajo sklopi izpolnjevati določene osnovne zahteve, ki jih bomo v tem uvodnem delu na kratko pregledali. Ker v ADC pretvornikih pogosto srečamo kot sestavni del tudi DAC, si bomo na kratko ogledali tudi te pretvornike.

10.3.2 OJAČEVALNIK

Ojačevalnik(Amplifier) mora izpolnjevati predvsem dve osnovni zahtevi:

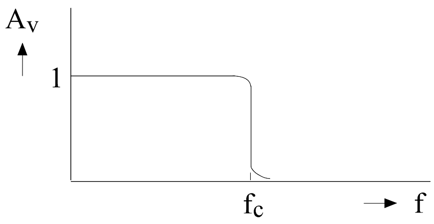
1) Ojačevalnik mora imeti visoko vhodno upornost, da ne obremenjuje senzorja oz. da je izhodni tok senzorja $i_{Siz} = 0$. Senzorji so običajno precej miniaturni elementi in zato že minimalne obremenitve oz. izhodni toki pogosto škodljivo vplivajo na senzorjev odziv in tako pokvarijo meritev. Zato so v tem primeru v rabi ti. blažilniki oz. "Buffer" ojačevalniki, ki imajo visoko vhodno upornost, kot bomo videli v naslednjem poglavju pri npr. instrumentacijskem ojačevalniku.

2) Ojačenje (Gain) mora biti primerno veliko - torej tolikšno, da se maksimalni senzorski signali ojačijo blizu polnega vhodnega obsega (Full Input Voltage Range) danega ADC-ja, vendar ta vrednost ni presežena.

Več o ojačevalnikih v senzoriki bo govora na koncu poglavja.

10.3.3 NIZKOPROPUSTNI FILTER

Nizkopropustni filter(Low-Pass Filter, LP) oz. nizko sito mora imeti primerno prenosno karakteristiko, kot prikazuje Sl 10.19. Kritična frekvenca f_c , pri kateri napetostno ojačenje A_v upade, mora biti dovolj nizka, da odstrani vse vf motnje in tako zgladi signal(gl. Sl 10.18).



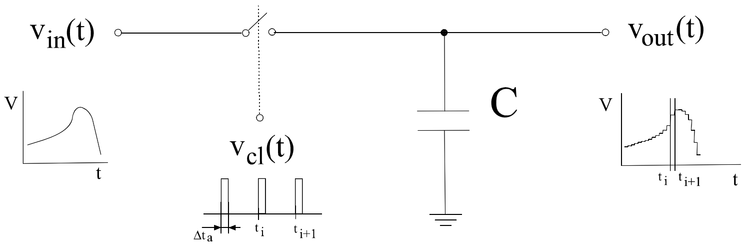
Sl 10.19 Prenosna karakteristika nizkopropustnega (LP) filtra

10.3.4 VZORČNO-ZADRŽEVALNO VEZJE

Vzorčno-zadrževalno vezje (Sample&Hold Circuit) ali kratko S/H vzdržuje na svojem izhodu v določenem časovnem intervalu konstantno vrednost vhodnega analognega (zveznega) signala, običajno kar začetno vrednost na danem časovnem intervalu. Nato preskoči vrednost na izhodu S/H v naslednjem časovnem intervalu na novo konstantno vrednost itd.

S/H torej "razseka" analogen (zvezen) vhodni signal v diskretiziran (stopničast) izhodni signal.

Osnovno shemo S/H prikazuje Sl 10.20. V osnovi je S/H vezje torej sestavljeno le iz dveh elementov: stikala in kondenzatorja.



Sl 10.20 Osnovna shema S/H vezja: stikalo, kondenzator

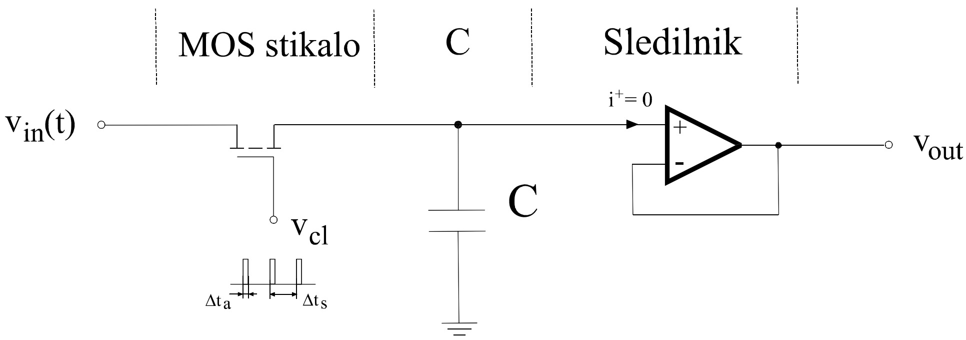
Stikalo (Switch) S je običajno neko transistorsko stikalo, ki ga odpiramo in zapiramo z nekim urnim(clock) signalom $v_{cl}(t)$.

Analiza delovanja:

Ko se stikalo na Sl 10.20 S sklene, npr. v trenutku t_i , se kondenzator C nabije na trenutno vrednost vhodnega signala v tem trenutku: $v_{in}(t_i)$. Nato se po kratkem času odprtja (aperture) Δt_a stikalo S spet razklene in na kondenzatorju oz. izhodu se vzdržuje konstantna napetost $v_{out}(t) = v_{in}(t_i)$, do naslednjega vzorčenja v času t_{i+1} , itd.

Obstojajo različne izvedbe S/H vezij. Tu si bomo ogledali izvedbo S/H s sledilnikom.

Vezje lahko razdelimo v tri osnovne dele: MOS transistorsko stikalo (Switch) S, kondenzator C in sledilnik, izveden tu z operacijskim ojačevalnikom(Sl 10.21).



Sl 10.21 S/H s sledilnikom

Sledilnik bo obravnavan v poglavju o senzorskih vezjih. Sledilnik signalov ne preoblikuje ($A_v = v_{out}/v_{in} = 1$ oz. $v_{out} = v_{in}$), pač pa v tem primeru poskrbi, da se kondenzator C ne prazni na izhodu ($z_{in} = 0$ oz. $i^+ = 0$).

Stikalo mora za dobro delovanje S/H izpolnjevati določene zahteve. Najprej poglejmo zahteve za idealno stikalo:

- zakasnitve vklopa in izklopa: $t_{ON} = t_{OFF} = 0$
- upornosti vklopljenega in izklopljenega stikala: $R_{ON} = 0$, $R_{OFF} = \infty$

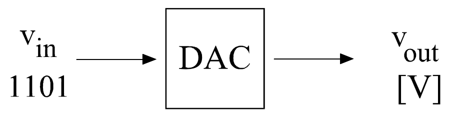
Resnično stikalo se temu le bolj ali manj približa, posledica je popačitev resničnega izhodnega signala.

Kondenzator mora tudi izpolnjevati določene zahteve. Zahteve za primeren kondenzator so naslednje:

- kondenzator mora biti dovolj velik, da se v času vzorčenja $\Delta t_s = t_{i+1} - t_i$ ne izprazni v opazni meri skozi zaprto stikalo (skozi R_{OFF}) ali proti izhodu (odtekanje toka i^+).
- kondenzator mora biti po drugi strani dovolj majhen, da se v času odprtja Δt_a hitro nabije na vrednost vhodnega signala (skozi R_{ON}). V času nabijanja kondenzator C deluje z R_{ON} stikala pravzaprav kot LP filter, s kritično frekvenco $f_c = 1/R_{ON}C$. Za prepustnost hitrih signalov mora torej biti f_c oz. produkt $R_{ON}C$ dovolj majhen. Ta zahteva predstavlja enega od osnovnih kriterijev pri načrtovanju S/H vezja.

10.3.5 DIGITALNO-ANALOGNI PRETVORNIKI (DAC)

Digitalno-analogni pretvornik (Digital-to-Analog Converter, DAC) je vezje, ki prejme na vhodu vhodni signal v digitalni obliki in ga pretvori v pripadajoči izhodni analogni signal(Sl 10.22). Vhodni digitalni signal je običajno v binarni obliki (npr. 4-bitni vhod $b_1b_2b_3b_4$ = 1101), izhodni signal pa je običajen analogen signal, največkrat neka napetost.



Sl 10.22 Osnovno delovanje DAC

Obstojata dve vrsti DAC-jev, glede na obseg izhodnega analognega signala:

- **unipolarni DAC:** izhodni analogni signal se tu spreminja od ničelne do neke maksimalne vrednosti !

- **bipolarni DAC:** izhodni analogni signal se tu spreminja od neke maksimalne negativne do neke maksimalne pozitivne vrednosti !

10.3.5.1 UNIPOLARNI DAC

V tem primeru torej, kot je bilo omenjeno v uvodu, pri spremembi digitalnega vhoda od minimalne do maksimalne vrednosti, izhodni analogni signal prehaja od ničelne do neke maksimalne pozitivne napetosti.

Unipolarni DAC torej pretvori minimalni vhod (vsi b_i =0) v analogni izhod 0V, maksimalni vhod (vsi b_i=1) pa v neko maksimalno pozitivno napetost. Vmes, pri poljubnih kombinacijah bitov v vhodni besedi, pa linearno pretvarja vhodne signale v pripadajoče izhodne vrednosti. Osnovno enačbo DAC, zvezo med izhodnim in vhodnim signalom $v_{out}(v_{in})$, lahko zapišemo na različne načine.

1) ZVEZA $v_{out}(v_{in})$, ZAPISANA Z ULOMKOM

Zvezo med izhodnim in vhodnim signalom $v_{out}(v_{in})$ tu zapišemo kot produkt binarnega ulomka in neke referenčne napetosti

$$v_{out} = (b_1 2^{-1} + b_2 2^{-2} + \ldots + b_n 2^{-n}) \; V_{ref} \tag{10.26}$$

kjer je $b_1b_2 \ldots b_n$ - vrednost vhodnega digitalnega signala, in V_{ref} - referenčna napetost DAC. Izraz v oklepaju v en(10.26) predstavlja binarno decimalno število oz. ulomek, ki pripada vhodnemu signalu.

Pri tem je v en(10.26) b_n ti. najmanj vpliven bit oz. LSB(Least Significant Bit). Številu n pravimo tudi dolžina besede danega DAC.

Poglejmo zvezo med vhodom in izhodom DAC-ja, en(10.26), malo podrobneje, za nekaj značilnih točk:

- minimalni vhod: v_{inmin} = 000..00 (vsi $b_i = 0$) in po en(10.26) sledi: $v_{out} = 0V$ (v redu!)

- sedaj vhod povečajmo za 1 LSB bit: v_{in} = 000...01 (vsi $b_i = 0$ razen $b_n= 1$) in po en(10.26) sledi: $v_{out} = 1 \cdot 2^{-n} \cdot V_{ref} = V_{ref}/2^n = \Delta V_{min}$!
Pri tem smo zaradi preglednosti vpeljali minimalno možno spremembo napetosti na izhodu danega DAC: $\Delta V_{min} = V_{ref}/2^n$.

- sedaj vhod povečajmo še za 1 LSB bit: v_{in} = 000...10 (vsi $b_i = 0$ razen $b_{n-1}= 1$) in po en(10.26) sledi: $v_{out} = 1 \cdot 2^{-(n-1)} \cdot V_{ref} = 2 \cdot V_{ref}/2^n = 2\Delta V_{min}$. Izhod ima torej sedaj vrednost $2\Delta V_{min}$ oz. se je izhod spet povečal za napetost $\Delta V_{min} = V_{ref}/2^n$!

Podobno ugotovimo za vse nadaljnje vrednosti vhodnega signala iz intervala [v_{inmin} , v_{inmax}] : pri povečanju vhoda za 1 bit LSB se izhod poveča zaΔV_{min} oz. za poljubno kombinacijo vhodnih bitov $b_1...b_n$ dobimo po en(10.26) pravilno linearno zvezo med vhodom in izhodom, vse do končne vrednosti:

- maksimalni vhod: v_{inmax} = 111...11 (vsi $b_i = 1$) in po en(10.26) sledi, ob upoštevanju en(10.28), da ima izhod DAC sedaj vrednost

$$
\begin{aligned}
v_{out} &= (2^{-1} + 2^{-2} + \ldots + 2^{-n})\ V_{ref} \\
&= (2^{n-1} + 2^{n-2} + \ldots + 2^{0})\ \frac{V_{ref}}{2^n} \\
&= (2^{n} - 1)\ \frac{V_{ref}}{2^n} \\
&= V_{ref} - \Delta V_{\min}
\end{aligned}
$$

Ugotovili smo torej, da se izhod DAC spreminja po napetostnih korakih ΔV_{min}

$$\Delta V_{\min} = \frac{V_{ref}}{2^n} \tag{10.27}$$

od minimalne vrednosti 0V do maksimalne vrednosti $V_{ref} - \Delta V_{min}$!

Napetost ΔV_{min} je obenem minimalni korak oz. najmanjša možna sprememba izhoda za dani DAC, pri najmanjši spremembi na vhodu, torej za 1bit(LSB). Zato imenujemo ΔV_{min} tudi ločljivost DAC(več kasneje).

Iz en(10.27) vidimo tudi, da z naraščajočo dolžino besede n ločljivost DAC ΔV_{min} naglo upada proti nič !

Pri izpeljavi en(10.27) smo uporabili izraz za potenčno vrsto (Mat.prir.xxx)???preveri

$$2^{n-1} + 2^{n-2} + \ldots + 2 + 1 = 2^n - 1 \tag{10.28}$$

Asimetrija unipolarnega DAC

Kot smo videli, unipolarni DAC torej vhodni signal iz intervala $[v_{inmin}, v_{inmax}]$ preslika v izhodni signal v intervalu $[0V, V_{ref} - \Delta V_{min}]$ in ne, kot bi morda pričakovali, od 0 do $+V_{ref}$. To značilnost imenujemo asimetrija DAC.

Torej, natančno gledano, je pri unipolarnem DAC maksimalna izhodna vrednost vedno enaka referenčni napetosti, zmanjšani za ΔV_{min} ! Res pa drži, da je ΔV_{min} v praksi običajno neka zelo majhna napetost, ki naglo upada proti 0 z naraščajočo dolžino besede n !

Primer: Določi izhod v_{out} pri 8-bitnem DAC z $V_{ref} = 5V$, kadar je na vhodu vrednost v_{in} = 10100111(LSB) !

Rešitev: Iz en(10.26) sledi

$$\begin{aligned} v_{out} &= (1\times 2^{-1} + 1\times 2^{-3} + 1\times 2^{-6} + 1\times 2^{-7} + 1\times 2^{-8}) \times 5V \\ &= (0.65234375) \times 5V = \underline{3.26171875V} \end{aligned} \tag{10.29}$$

2) ZVEZA $v_{out}(v_{in})$, ZAPISANA S CELIM ŠTEVILOM

Zvezo med izhodom in vhodom $v_{out}(v_{in})$ lahko namesto z decimalnim ulomkom zapišemo tudi s celim številom, če v en(10.26) izpostavimo 2^{-n}

$$\begin{aligned} v_{out} &= \frac{b_1 2^{n-1} + b_2 2^{n-2} + \ldots + b_n 2^0}{2^n} V_{ref} \\ &= \frac{N_{10}}{2^n} V_{ref} \end{aligned} \tag{10.30}$$

kjer je $N_{10} = b_1 2^{n-1} + b_2 2^{n-2} + \ldots + b_n$ celo število v dekadnem sistemu(zato spodnji indeks $_{10}$), ki ustreza vhodnemu binarnemu številu $b_1 b_2 \ldots b_n$ (bn-LSB) .

Primer: Na 8-bitnem DAC z $V_{ref} = 5V$ je na vhodu signal - binarna beseda z vrednostjo 10100111 . Določi vrednost analognega izhodnega signala $v_{out}[V]$!

Rešitev: Najprej določimo vrednost vhodnega celega desetiškega števila N_{10} , ki pripada binarnemu vhodnemu številu $N_2 = 10100111$:

$$N_{10} = 1\times 2^7 + 0\times 2^6 + \ldots + 1\times 2^1 + 1\times 2^0 = 167_{10}$$

V skladu z en(10.30) velja

$$v_{out} = \frac{N_{10}}{2^n} V_{ref} = \frac{167}{2^8} \times 5V = \underline{3.26171875V}$$

Rezultat je seveda enak kot v prejšnjem primeru.

10.3.5.2 BIPOLARNI DAC

V tem primeru pri spremembi digitalnega vhoda od minimalne vrednosti v_{inmin}=00..0 do maksimalne vrednosti v_{inmax}=11..1 izhodni analogni signal prehaja od neke maksimalne negativne napetosti, preko nič, do neke maksimalne pozitivne napetosti.

Bipolarni DAC je običajno izveden enostavno iz unipolarnega s tem, da premaknemo izhodne nivoje za $V_{ref}/2$ navzdol! Zato lahko za izpeljavo osnovne zveze DAC $v_{out}(v_{in})$ uporabimo kar prejšnje enačbe.

1) ZVEZA $v_{out}(v_{in})$, ZAPISANA S CELIM ŠTEVILOM

Zveza med izhodnim in vhodnim signalom $v_{out}(v_{in})$ pri bipolarnem DAC je torej določena na podoben način kot pri unipolarnem DAC, gl. en(10.30), le da imamo tu premik izhodnih nivojev za $V_{ref}/2$ navzdol

$$\begin{aligned} v_{out} &= \frac{N_{10}}{2^n} V_{ref} - \frac{1}{2} V_{ref} \\ &= \left(\frac{N_{10}}{2^n} - \frac{1}{2}\right) V_{ref} \end{aligned} \tag{10.31}$$

Preverimo, če en(10.31) podaja smiselno zvezo med vhodom in izhodom za bipolarni DAC, za nekaj značilnih točk:

- minimalni vhod: v_{inmin} = 000...0 (vsi $b_i = 0$) ---> $N_{10} = 0$ in po en(10.31) sledi:

$$v_{outmin} = -V_{ref}/2 \quad \text{(v redu!)}$$

- maksimalni vhod: v_{inmax} = 111...1 (vsi $b_i = 1$) , ob upoštevanju izraza za vrsto, en(10.28), je pripadajoče celo število

$$N_{10\max} = 1 \times 2^{n-1} + 1 \times 2^{n-2} + ... + 1 \times 2 + 1 = 2^n - 1$$

Ob upoštevanju en(10.31) je torej pripadajoča maksimalna vrednost izhoda v_{outmax}

$$v_{out\max} = \left(\frac{2^n - 1}{2^n} - \frac{1}{2}\right) V_{ref} = \frac{1}{2} V_{ref} - \Delta V_{\min} \tag{10.32}$$

kjer je spet ΔV_{min} najmanjši korak DAC, kot prej podan z izrazom $\Delta V_{min} = V_{ref}/2^n$.

Asimetrija bipolarnega DAC

Bipolarni DAC torej vhodni signal iz intervala $[v_{inmin}, v_{inmax}]$ preslika v izhodni signal na intervalu $[-1/2\ V_{ref}, +1/2\ V_{ref} - \Delta V_{min}]$, kar imenujemo asimetrija bipolarnega DAC.

Torej, podobno kot pri unipolarnem DAC, je tudi pri bipolarnem DAC maksimalna izhodna vrednost enaka referenčni napetosti, zmanjšani za ΔV_{min} ! Res pa drži, da je ΔV_{min} običajno majhen in z naraščajočo dolžino besede n naglo upada proti 0 !

10.3.5.3 LOČLJIVOST DAC

Najprej podajmo kratko definicijo ločljivosti DAC(unipolarnega ali bipolarnega).

Definicija: Ločljivost DAC je najmanjša možna sprememba izhodne napetosti ΔV_{min} pri danem DAC !

Ločljivost DAC je torej tisti najmanjši interval izhodne napetosti ΔV_{min} , ki jo še razloči dani DAC !

Kot smo videli, npr. unipolarni DAC z n-bitno besedo na vhodu razdeli na izhodu območje V_{ref} na 2^n delov. Najmanjši del, ki ga še razloči dani DAC, oz. najmanjša sprememba izhoda, kar imenujemo ločljivost, je torej $V_{ref}/2^n$, kar se ujema s prejšnjimim ugotovitvami, gl. en(10.27).

Ločljivost DAC ΔV_{min} je torej podana z izrazom

$$\Delta V_{\min} = \frac{V_{ref}}{2^n} \qquad (10.33)$$

Ker predstavlja ločljivost ΔV_{min} obenem tudi najmanjšo spremembo izhodnega analognega signala pri najmanjši možni spremembi vhoda, torej spremembi za 1 bit(LSB), ločljivost običajno podajamo v enoti [V/bit] .

Primer: Določi ločljivost pri 5-bitnem in pri 10-bitnem DAC z referenčno napetostjo 10V !

<u>Rešitev:</u> Ločljivost določimo s pomočjo en(10.32). Pri 5-bitnem oz. 10-bitnem DAC je torej

$$\Delta V_{\min}(5-bitni) = \frac{V_{ref}}{2^n} = \frac{10V}{32} = \underline{0.3125V/bit}$$

$$\Delta V_{\min}(10-bitni) = \frac{V_{ref}}{2^n} = \frac{10V}{1024} = \underline{0.0009766V/bit}$$

Komentar: Torej ima 10-bitni DAC mnogo manjšo vrednost ΔV_{min} oz. mnogo bolj fino razdelitev izhodnih vrednosti od 5-bitnega DAC oz. boljšo(večjo) ločljivost. Pravimo tudi, da je 10-bitni DAC mnogo natančnejši(točnejši) od 5-bitnega DAC.

Potrebna dolžina besede n za zahtevano ločljivost DAC
Običajno srečamo v praksi obraten primer: podana je zahtevana ločljivost DAC ΔV_{min} in moramo izbrati ustrezen DAC s primerno dolžino besede oz. koliko biten(n) DAC potrebujemo za zahtevano ločljivost ΔV_{min} ! Dolžino besede n za zahtevano ločljivost DAC ΔV_{min} določimo z obratom en(10.32)

$$n = \frac{1}{\ln 2} \ln \frac{V_{ref}}{\Delta V_{min}} \tag{10.34}$$

Primer: Določi, koliko bitni DAC potrebujemo, da bo ločljivost enaka ali manjša(boljša) od 0.04V/bit . Referenčna napetost DAC je 10V !

Rešitev: Potrebno dolžino besede n iskanega DAC dobimo iz en(10.33)

$$\begin{aligned} n &= \frac{1}{\ln 2} \ln \frac{V_{ref}}{\Delta V_{min}} \\ &= \frac{1}{\ln 2} \ln \frac{10}{0.04} = 7.966 \rightarrow \underline{8-bitni} \; ! \end{aligned}$$

Komentar: Izbrali bomo torej 8-bitni DAC. S tem bo ločljivost celo nekaj boljša od zahtevane. O tem se lahko hitro prepričamo, če izračunamo po en(10.32) še ločljivost 8-bitnega DAC: ΔV_{min}(8-bitni) = ... = 0.03901V/bit < 0.04V/bit !

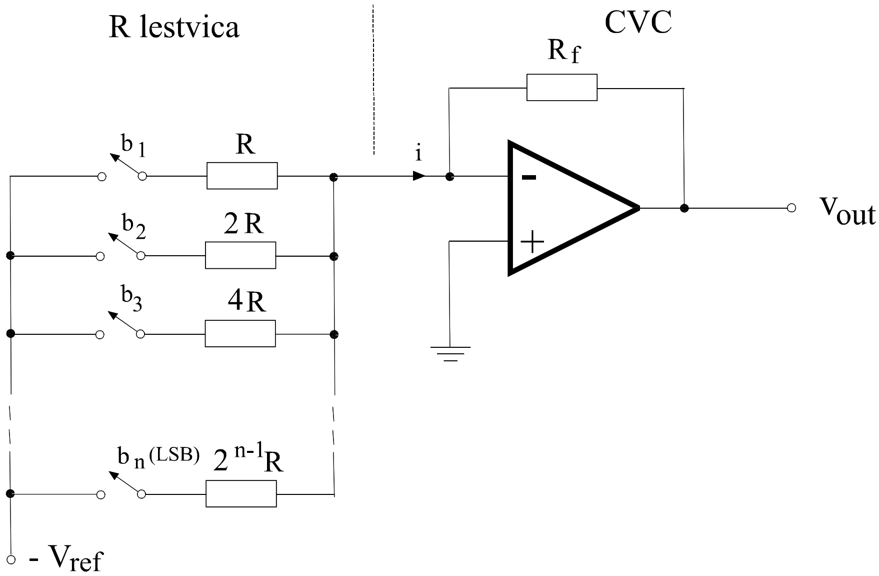
10.3.5.4 IZVEDBE DAC

Obstojajo različne izvedbe DAC-jev. Največkrat gre za operacijski ojačevalnik (operational amplifier, opamp), ki ima na vhodu neko uteženo uporovno lestvico.

1) DAC Z BINARNO UTEŽENO UPOROVNO LESTVICO

V tem primeru(Sl 10.23) deluje opamp kot invertirajoči ojačevalnik ali kot tokovno-napetostni pretvornik (Current-to-Voltage Converter, CVC), ali tudi kot seštevalni ojačevalnik, ki ima na vhodu binarno uteženo uporovno lestvico(več kasneje). Vhodno n-bitno binarno besedo, ki jo zapišemo v obliki $b_1 b_2 ... b_n$(LSB), pripeljemo na vhode - v tem primeru na krmilne elektrode transistorskih stikal. Transistorska stikala imajo lastnost:

b = 0 ---> stikalo je odprto (razklenjeni kontakti, enako kot na sliki)
b = 1 ---> stikalo je zaprto (sklenjeni kontakti, obratno kot na sliki)



Sl 10.23 DAC z binarno uteženo uporovno lestvico

Analiza delovanja:

Kot je poznano, ima CVC osnovno lastnost, da pretvarja vhodni tok v izhodno napetost: $v_{out} = -i\, R_f$.

Če so vsi b = 0 : položaj stikal kot na Sl 10.23 ---> $i = 0$ in $v_{out} = -i\, R_f = 0$

Če je npr. b_n(LSB) = 1 : stikalo pri b_n preklopi ---> Ob upoštevanju pravil I, II velja $i = -V_{ref}/2^{n-1}R$ in $v_{out} = -i\, R_f = +(V_{ref}/2^{n-1})(R_f/R)$

Če je npr. $b_{n-1} = 1$: stikalo pri b_{n-1} preklopi ---> Ob upoštevanju pravil I, II velja $i = -V_{ref}/2^{n-2}R$ in $v_{out} = -i\, R_f = +(V_{ref}/2^{n-2})(R_f/R)$

.....

Če je npr. $b_1 = 1$: stikalo pri b_1 preklopi ---> Ob upoštevanju pravil I, II velja $i = -V_{ref}/2^0R$ in $v_{out} = -i\, R_f = +(V_{ref}/2^0)(R_f/R)$

V splosnem primeru, ko je vhodna beseda $b_1b_2...b_n$ sestavljena iz poljubne kombinacije števil 0 in 1, uporabimo princip superpozicije (vezje je linearno) in dobimo

$$v_{out} = (b_1 + \frac{1}{2}b_2 + \frac{1}{2^2}b_3 + ... + \frac{1}{2^{n-1}}b_n)\frac{R_f}{R}V_{ref} \qquad (10.35)$$

<u>Komentar:</u> V tem primeru je torej izhod se utežen z razmerjem R_f/R , kar omogoča enostavno nastavitev maksimalne vrednosti izhoda z upornostjo R_f .

<u>Prednosti:</u> relativno majhno število uporov, nastavljanje maksimalnega izhoda z R_f

<u>Slabosti:</u> upori lestvice so med seboj različni, kar zlasti pri velikem n povzroca težave. Npr. za n = 12 (12-bitni DAC) se upori v lestvici razlikujejo med seboj za faktor ~2000 , kar je s primerno natančnostjo tehnološko težko izvedljivo.

DAC z binarno uteženo uporovno lestvico je torej primeren za realizacijo relativno hitrih vendar ne preveč natančnih (majhen n) DAC-jev.

2) DAC Z R-2R UPOROVNO LESTVICO

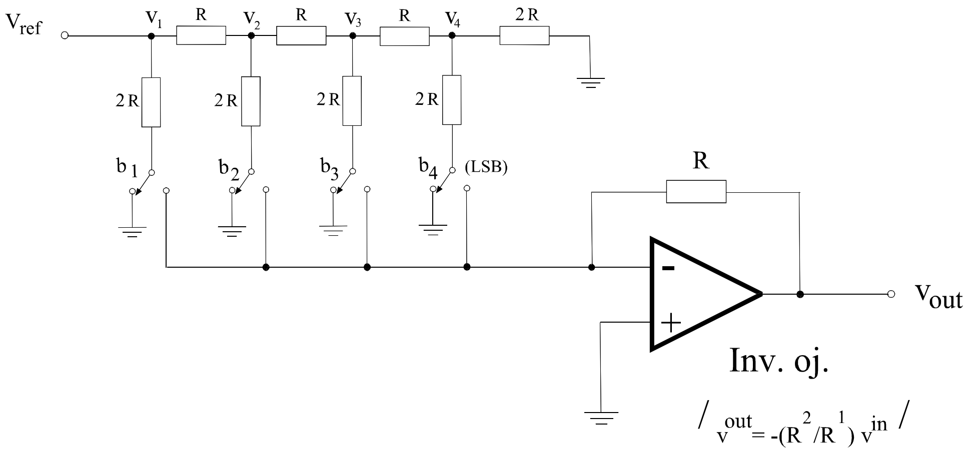
Ta izvedba odpravi omenjeno težavo glede raznolikosti uporov prejšnjega vezja, saj potrebujemo v tem primeru le dva različna upora: R in 2R . Tehnološko je to relativno enostavno, poceni in natančno izvedljivo, še zlasti, ker je točnost vezja odvisna le od razmerja obeh uporov in ne od absolutnih vrednosti.

V tem primeru je osnovni del DAC vezje opamp, ki deluje kot invertirajoči ojačevalnik. Ta ojačevalnik ima uteženo ojačenje, za vsako binarno mesto posebej, z vhodno uporovno R-2R lestvico. Možna je tudi obravnava tega vezja kot seštevalni ojačevalnik.

Analiza delovanja

Kot primer si bomo ogledali 4-bitni DAC z z R-2R uporovno lestvico (Sl 10.24).
Na vhodu imamo torej v tem primeru 4-bitno besedo $b_1b_2b_3b_4$(LSB). Tranzistorska stikala imajo lastnost:

b = 0 ---> stikalo je v položaju levo (na maso, enako kot na sliki)
b = 1 ---> stikalo preklopi v položaj desno (obratno kot na sliki)



Sl 10.24 DAC z R-2R uporovno lestvico

Če so npr. vsi b = 0 ---> položaj stikal je tedaj tak kot na sliki, vsi vhodi so v zraku, upornost na vhodu je velika (R_1= 00) in $v_{out} = 0$ (OK!).
Če je npr. b_4(LSB) = 1 ---> analiza s pomočjo napetostnih delilnikov za notranje napetosti v_1, ..,v_4 pokaže: $v_{out} = - V_{ref} / 2^4$.
Podobno ugotovimo: če je $b_3 = 1$ ---> $v_{out} = - V_{ref} / 2^3$ itd.

Pri poljubni digitalni besedi na vhodu $b_1b_2b_3b_4$(LSB) lahko zaradi linearnega vezja uporabimo princip superpozicije in dobimo zvezo med izhodom in vhodom v obliki

$$v_{out} = -(b_1 \frac{1}{2^1} + b_2 \frac{1}{2^2} + b_3 \frac{1}{2^3} + b_4 \frac{1}{2^4}) V_{ref} \qquad (10.36)$$

Obravnavano DAC vezje torej v redu opravlja svojo funkcijo, saj je dobljeni izraz (6.24) v skladu z osnovno enačbo DAC-ja, en(6.14).

3) OSNOVNI PODATKI DAC

Osnovni podatki nas opozorijo, na kaj moramo pri izbiri DAC-ja paziti, da bo uspešno odigral pričakovano vlogo. Razumevanje in primerjava osnovnih podatkov med različnimi DAC-ji omogoči optimalno odločitev med različnimi proizvajalci.

1) Vhodne lastnosti: kakšne so zahteve glede vhodnih signalov - ali dela (compatible) za digitalne vhodne signale tipa CMOS, TTL, itd.

2) Izhodne lastnosti: kakšne so zahteve glede izhodnih signalov - katero veličino potrebujemo na izhodu (napetostni, tokovni, frekvenčni itd. izhod) ter v kakšnem obsegu (range)

3) Referenca: velikost zahtevane referenčne napetosti V_{ref} , ali je vgrajena (internal) ali jo moramo dodati sami (external)

4) Ločljivost (Resolution): včasih imenovana tudi natančnost (Precision), je določena s številom bitov oz. dolžino besede n (□$V_{min} = V_{ref}/2^n$)

5) Točnost (Accuracy): podaja, kako se delovanje resničnega DAC približa delovanju idealnega DAC, zaradi raznih napak pri izdelavi (npr. toleranČe uporov v lestvici R-2R, tolerance skaliranih uporov itd.). Včasih proizvajalci podajo celo zahteve za trimanje npr. z dodatkom zunanjih uporov itd.

6) Hitrost: je določena s časom pretvorbe in podaja, kako hitre vhodne digitalne signale še zmore dani DAC oz. ali bo zadoščalo za dano aplikacijo

7) Napajanje: zahteve glede napajalnih napetosti (ena ali več, polaritete)

8) Poraba moči: poraba moči oz. segrevanje je lahko, odvisno od tipa in tehnologije, velika ali majhna (Low-Power izvedbe)

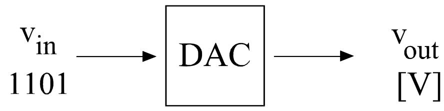
9) Ohišje: kateri tip ohišja je na razpolago (DIP itd.)

10) Cena: kaj je sprejemljivo, je odvisno od dane aplikacije

10.3.6 ANALOGNO-DIGITALNI PRETVORNIKI (ADC)

Analogni-digitalni pretvornik (Analog-to-Digital Converter, ADC) je vezje, ki prejme na vhodu signal v analogni obliki, običajno neko napetost v [V] in ga pretvori v pripadajoč digitalen signal na izhodu(Sl 10.25).

Obrni sl,vh, izh!



Sl 10.25 Osnovno delovanje ADC

Tudi tu obstojata, podobno kot pri DAC, dva tipa ADC-jev, le da tu glede na obseg vhodnega analognega signala:

- **unipolarni ADC:** vhodni analogni signal se spreminja od nič do neke maksimalne napetosti !

- **bipolarni ADC:** vhodni analogni signal se spreminja od neke maksimalne negativne do neke maksimalne pozitivne napetosti !

10.3.6.1 UNIPOLARNI ADC

V tem primeru se torej vhodni analogni signal spreminja od ničelne vrednosti do neke maksimalne pozitivne napetosti, pri tem gre digitalni izhod od minimalne(ničelne) vrednosti 000..0 do maksimalne vrednosti 111..1 .

1) ZVEZA $v_{out}(v_{in})$, ZAPISANA Z ULOMKOM

Zveza med izhodnim digitalnim signalom in vhodnim analognim signalom $v_{out}(v_{in})$ je tu podana v obliki

$$b_1 2^{-1} + b_2 2^{-2} + \ldots + b_n 2^{-n} \cong \frac{v_{in}}{V_{ref}} \qquad (10.37)$$

kjer je v_{in} - vrednost vhodnega signala oz. napetost na vhodu ADC, $v_{out} = b_1 b_2 \ldots b_n$ - n-bitni digitalni izhod ADC ter V_{ref} - referenčna napetost ADC.

Tu predstavlja leva stran en(10.37) izhodni binarni ulomek oz. decimalno (necelo) število, manjši ali enak 1, ki ustreza vhodni napetosti, deljeni (normalizirani) z referenčno napetostjo V_{ref} .

Pri tem je v en(10.37) b_n ti. najmanj vpliven bit oz. LSB(Least Significant Bit). Številu n pravimo tudi dolžina besede danega ADC.

Ker mora biti ulomek v en(10.37) za vsak v_{in} manjši ali enak 1, moramo izbrati referenčno napetost ADC v skladu s pogojem: $V_{ref} \geq v_{inmax}$.

Poglejmo zvezo med vhodom in izhodom ADC-ja, zvezo $v_{out}(v_{in})$ en(10.37), malo podrobneje, za nekaj značilnih točk. V ta namen za nek binarni izhod po en(10.37) določimo pripadajoči vhod:

- minimalni izhod: v_{outmin} = 000..00 (vsi $b_i = 0$) in po en(10.37) sledi: $v_{in} = 0V$ (v redu!)

- sedaj izhod povečajmo za 1 LSB bit: v_{out} = 000...01 (vsi $b_i = 0$ razen $b_n= 1$) in po en(10.37) sledi: $v_{in} = 1 . 2^{-n} . V_{ref} = V_{ref}/2^n = \Delta V_{min}$!
Pri tem smo zaradi preglednosti vpeljali minimalno možno spremembo napetosti na vhodu danega ADC: $\Delta V_{min} = V_{ref}/2^n$.

- sedaj izhod povečajmo še za 1 LSB bit: v_{out} = 000...10 (vsi $b_i = 0$ razen $b_{n-1}= 1$) in po en(10.37) sledi: $v_{in} = 1 . 2^{-(n-1)} . V_{ref} = 2 . V_{ref}/2^n = 2\Delta V_{min}$. Vhod ima torej sedaj vrednost $2\Delta V_{min}$ oz. se je vhod spet povečal za napetost $\Delta V_{min} = V_{ref}/2^n$!

Podobno ugotovimo za vse nadaljnje vrednosti izhodnega signala iz intervala [v_{outmin} , v_{outmax}], od 000..00 do 111..11: pri povečanju izhoda za 1 bit LSB se vhod poveča za ΔV_{min} .

V splošnem za poljubno kombinacijo izhodnih bitov $b_1 ... b_n$ dobimo po en(10.37) pravilno linearno zvezo med vhodom in izhodom, vse do končne vrednosti:

- maksimalni izhod: v_{outmax} = 111...11 (vsi $b_i = 1$) in po en(10.37) sledi, ob upoštevanju en(10.28), da ima vhod ADC sedaj vrednost

$$\begin{aligned} v_{in} &= (2^{-1} + 2^{-2} + \dots + 2^{-n}) \; V_{ref} \\ &= (2^{n-1} + 2^{n-2} + \dots + 2^{0}) \; \frac{V_{ref}}{2^n} \\ &= (2^n - 1) \; \frac{V_{ref}}{2^n} \\ &= V_{ref} - \Delta V_{\min} \end{aligned}$$

Ugotovili smo torej, da se izhod ADC spreminja po korakih 1bit(LSB), kar ustreza spremembi vhoda po napetostnih korakih ΔV_{min}

$$\Delta V_{\min} = \frac{V_{ref}}{2^n} \tag{10.38}$$

od minimalne vrednosti 0V do maksimalne vrednosti $V_{ref} - \Delta V_{min}$!

Napetost ΔV_{min} je torej minimalni korak oz. najmanjša možna sprememba vhoda za dani ADC, pri najmanjši spremembi na izhodu, torej za 1bit(LSB).

Napaka pretvorbe pri ADC

En(10.37) velja torej točno le v gornjih značilnih točkah, med temi točkami pa le približno: tedaj ADC priredi vsaki vrednosti vhoda najbližji digitalni izhod ! (večji ali manjši, odvisno od izvedbe ADC ???)

Ugotovimo torej, da en(10.37) oz. pretvorba pri ADC velja le približno - zato, ker se desna stran en(10.37) oz. vhodni signal tu spreminja zvezno, medtem ko se leva stran oz. izhod ADC lahko spreminja le v skokih po 1 bit(LSB), kar ustreza spremembi vhoda za vrednost ΔV_{min} . Zato pravimo vrednosti ΔV_{min} tudi ločljivost ADC(več kasneje).

Napaka pretvorbe ADC oz. maksimalno odstopanje med vhodom in izhodom je torej določena z ločljivostjo ΔV_{min}. O tej napaki ADC pretvorbe, ki po en(37) naglo upada z dolžino besede n in je zato običajno zanemarljiva, bo več govora kasneje pri ločljivosti ADC.

Asimetrija unipolarnega ADC

Kot smo videli, unipolarni ADC torej izhodni signal iz intervala $[v_{inmin}, v_{inmax}]$ preslika v vhodni signal na intervalu $[0V, V_{ref} - \Delta V_{min}]$ in ne, kot bi morda pričakovali, od 0V do V_{ref} . To značilnost imenujemo asimetrija ADC.

Torej, natančno gledano, je pri unipolarnem ADC maksimalna vhodna vrednost enaka referenčni napetosti, zmanjšani za ΔV_{min} ! Res pa drži, da je ΔV_{min} v praksi običajno neka zelo majhna napetost, ki naglo upada proti 0 z naraščajočo dolžino besede n !

Primer: Določi izhod v_{out} pri 5-bitnem ADC z referenčno napetostjo $V_{ref} = 5V$, kadar je na vhodu analogni signal v_{in} z vrednostjo 3.127V !

<u>Rešitev:</u> Zvezo med vhodom in izhodom pri 5-bitnem ADC (n = 5) zapišemo v skladu z en(10.37) v obliki

$$b_1\, 2^{-1} + b_2\, 2^{-2} + b_3\, 2^{-3} + b_4\, 2^{-4} + b_5\, 2^{-5}(LSB) \quad = \quad \frac{v_{in}}{V_{ref}} \quad = \quad \frac{3.127V}{5V} \quad = \quad \underline{0.6254_{10}}$$

Izhod ADC je torej v tem primeru decimalno število 0.6254_{10} (v desetiškem sistemu), podano na izhodu ADC-ja v binarnem sistemu $b_1b_2b_3b_4b_5$. Potrebno je torej še določiti ustrezne bite b_1 - b_5 za desetiško decimalno število 0.6254 , kar izvedemo z metodo zaporednih množenj z 2. Pri tem upoštevamo, da pri zmnožku > (<) 1 dobi ustrezni bit vrednost b = 1 (0) :

$$0.6254 \times 2 = 1.2508 \succ 1 \rightarrow b_1 = 1 \quad , ostanek: \ 0.2508$$
$$0.2508 \times 2 = 0.5016 \prec 1 \rightarrow b_2 = 0 \quad , ostanek: \ 0.5016$$
$$0.5016 \times 2 = 1.0032 \succ 1 \rightarrow b_3 = 1 \quad , ostanek: \ 0.0032$$
$$0.0032 \times 2 = 0.0064 \prec 1 \rightarrow b_4 = 0 \quad , ostanek: \ 0.0064$$
$$0.0064 \times 2 = 0.0128 \prec 1 \rightarrow b_5 = 0 \quad , ostanek: \ 0.0128$$
$$Postopek \ je \ koncan - dolocen \ je \ zadnji, 5.bit(LSB)!$$

Odgovor: Pri vhodni napetosti 3.127V je na izhodu 5-bitnega ADC vrednost digitalnega izhoda 10100(LSB) .

Komentar: Dobljenemu rezultatu pripadajoči ulomek je $0.10100_2 = 1.2^{-1} + 1.2^{-3} = 0.5 + 0.125 = 0.6250$, kar dovolj dobro ustreza začetnemu ulomku (0.6254) oz. vhodnemu signalu (0.6250.5V = 3.125V). Razlika obeh vrednosti 3.127V - 3.125V = 0.002V se pojavi zaradi omenjene napake ADC pretvorbe in je seveda manjša od napake oz. ločljivosti v tem primeru: $\Delta V_{min} = V_{ref}/2^n = 5V/2^5 = 0.16V$, kar je v skladu z našimi ugotovitvami.

2) ZVEZA $v_{out}(v_{in})$, ZAPISANA S CELIM ŠTEVILOM

Zvezo med vhodom in izhodom ADC lahko zapišemo tudi v obliki s celim številom.

Ker ima n-bitni ADC dolžino besede n: $b_1b_2... b_n$, pri čemer ima vsak b_i vrednost 0 ali 1, imamo na celotnem intervalu digitalnega signala, od minimalne do maksimalne vrednosti, torej od 00...0 do 11...1, v splošnem 2^n različnih možnih stanj !

Ker se vhodni signal pri tem spreminja od 0 do ~V_{ref} , je torej minimalna napetostna razlika med dvema sosednjima stanjema ADC enaka $\Delta V_{min} = V_{ref} / 2^n$ (podobno kot že pri DAC).

V dani vrednosti vhodnega signala v_{in} je torej število stanj enostavno določeno z razmerjem $v_{in} / \Delta V_{min} = v_{in} / (V_{ref} / 2^n)$.

Izhod ADC-ja je torej v tem primeru podan kot Celi del (Integer function, Int) tega števila

$$N_{10} = Int\left(\frac{v_{in}}{V_{ref}} 2^n\right) \tag{10.39}$$

kjer je N_{10} - vrednost izhoda ADC , določena s številom stanj vhoda $(v_{in} / \Delta V_{min})$, zapisana v desetiškem sistemu. Za digitalni binarni izhod ADC je treba to število še pretvoriti v binarni sistem.

Komentar: Vrednost fukcije Int(x) je enostavno določena s tem, da je treba vzeti prvo manjše celo število od vrednosti argumenta x , npr. Int(3.15) = 3 , Int(3.99) = 3 (Pozor: tu ni zaokroževanja navzgor!).

Omenimo, da pridemo do enakega rezultata, en(10.39), tudi, če en(10.37) množimo z 2^n .

Primer: Določi vrednost izhoda na 5-bitnem ADC z referenčno napetostjo $V_{ref} = 5V$, če je na vhodu analogni signal z vrednostjo 3.127V !

(Zaradi kontrole vzamemo kar prejšnji primer!)

Rešitev: Zvezo med vhodom in izhodom pri 5-bitnem ADC zapišemo sedaj v skladu z en(10.39) v obliki

$$N_{10} = Int\,(\frac{v_{in}}{V_{ref}}\,2^n) = Int\,(\frac{3.127V}{5V}\,2^5) = Int\,(20.0128) = 20_{10}$$

Da dobimo digitalni binarni izhod ADC-ja, je treba rezultat (20_{10}) še pretvoriti iz desetiškega v binarni sistem

$$20_{10} = b_1\,2^0 + b_2\,2^1 + b_3\,2^2 + b_4\,2^3 + b_5\,2^4\,(MSB)$$
$$Postopek\ zacnemo\ z\ desne\ in\ prenasamo\ os\tan ek:$$
$$= 0\times 2^0 + 0\times 2^1 + 1\times 2^2 + 0\times 2^3 + 1\times 2^4\,(MSB)$$
$$ost.0 \quad ost.0 \quad ost.0 \quad ost.4 \quad ost.4$$

Odgovor: Izhod ADC, ki ustreza vhodu 3.127V, je torej 10100(LSB), kar je enak rezultat kot v prejšnjem primeru.

10.3.6.2 BIPOLARNI ADC

V tem primeru se vhodni analogni signal spreminja od neke maksimalne negativne napetosti, preko ničelne vrednosti (0V) do neke maksimalne pozitivne napetosti. Pri tem gre digitalni izhod ADC od minimalne vrednosti 00...0 do maksimalne vrednosti 11...1 .

1) ZVEZA $v_{out}(v_{in})$, ZAPISANA S CELIM ŠTEVILOM

Bipolarni ADC dobimo enostavno iz unipolarnega ADC s tem, da v en(10.39) premaknemo digitalni izhod navzgor (v pozitivni smeri) za za pol obsega oz. $2^n / 2$.

Zveza med izhodnim in vhodnim signalom $v_{out}(v_{in})$ je tedaj podana v obliki

$$N_{10} = Int\,[(\frac{v_{in}}{V_{ref}} + \frac{1}{2})\;2^n] \qquad (10.40)$$

kjer je N_{10} digitalni izhod ADC, zapisan zaenkrat še v desetiški obliki, ki ga po znanih pravilih pretvorimo v binarno obliko in s tem določimo izhod ADC.

Za kontrolo preverimo en(10.40) v nekaj karakterističnih točkah:

- minimalni vhod: $v_{in} = -\frac{V_{ref}}{2} \rightarrow N_{10} = 0 \quad oz.\ \min.dig.izhod:\ 00..0$

- sredina vhodnega signala: $v_{in} = 0 \rightarrow N_{10} = 2^n/2 \quad oz.\ dig.izhod:\ sredina$

- maksimalni vhod: $v_{in} = +\frac{V_{ref}}{2} - \frac{V_{ref}}{2^n} \rightarrow \quad N_{10} = 2^n \qquad oz. \quad maks.\, dig.\, izhod: \ 11..1$

Med temi točkami dobimo, podobno kot smo videli že pri unipolarnem ADC, naraščanje izhoda po 1bit(LSB) za vsako povečanje vhoda za $\Delta V_{min} = V_{ref} / 2^n$.

Ugotovimo torej, da en(10.40) dobro opisuje zvezo med izhodom in vhodom ADC.

Asimetrija bipolarnega ADC

Kot zanimivost opazimo, da maksimalnemu izhodu bipolarnega ADC-ja 11..1 pripada maksimalni vhod v_{inmax} , ki ni enak $V_{ref}/2$, temveč je ta vrednost zmanjšana za neko majhno napetost ΔV_{min} in jo imenujemo tudi ločljivost ADC (več kasneje)

$$\Delta V_{\min} = \frac{V_{ref}}{2^n} \qquad (10.41)$$

Temu pravimo tudi asimetrija bipolarnega ADC.

Bipolarni ADC z referenčno napetostjo V_{ref} pokriva torej le interval vrednosti vhodnega analognega signala od $-V_{ref}/2$ do $+V_{ref}/2 - \Delta V_{min}$!

Ločljivost ΔV_{min} v skladu z en(10.41) naglo upada z dolžino besede n . Zato je običajno v praksi ΔV_{min} majhna, običajno zanemarljiva veličina.

Primer: Določi možna stanja pri 8-bitnem bipolarnem ADC-ju z referenčno napetostjo $V_{ref} = 10V$!

Rešitev: Najmanjša možna razlika napetosti med dvema sosednjima stanjema oz. ločljivost ΔV_{min} ADC-ja je določena, podobno kot smo videli že pri izpeljavi en(10.39), kot obseg vhoda (V_{ref}) , deljenim s številom stanj(2^n), oz. z en(10.41)

$$\Delta V_{\min} = \frac{V_{ref}}{2^n} = \frac{10V}{2^8} = \underline{0.039V}$$

Natančno gledano je torej pri $V_{ref} = 10V$ zaradi asimetrije obseg vhodnih signalov v tem primeru od -5V do +5V - 0.039V = 4.961V .

Določimo nekaj značilnih točk oz. stanj. Pri tem vhodna stanja oz. napetosti povečujmo za najmanjši možni korak, $\Delta V_{min} = 0.039V$. Torej,

$$v_{in} = -5V \rightarrow N = Int\,[(\frac{v_{in}}{V_{ref}} + \frac{1}{2})\;2^n]$$

$$= Int\,[(\frac{-5V}{10V} + \frac{1}{2})\;2^8] = 0_{10} = \underline{00000000_2}$$

$$v_{in} = -4.961V \rightarrow N = ... = \underline{00000001_2}$$

....

$$v_{in} = -0.039V \rightarrow N = ... = \underline{01111111_2}$$

$$v_{in} = 0V \rightarrow N = ... = \underline{10000000_2}$$

$$v_{in} = +0.039V \rightarrow N = ... = \underline{10000001_2}$$

....

$$v_{in} = +4.961V \rightarrow N = ... = \underline{11111111_2} \quad (Konec - vecjega\ stevila\ pri\ n = 8\ ni\,!)$$

Zadnja vrstica potrdi tudi že prej ugotovljeno asimetrijo bipolarnega ADC-ja, v skladu z en(10.39).

10.3.6.3 LOČLJIVOST ADC

Najprej podajmo definicijo ločljivosti ADC (unipolarnega ali bipolarnega).

Definicija: Ločljivost (Resolution) ADC je tista najmanjša sprememba vhodne napetosti ΔV_{min}, ki že povzroči minimalno spremembo izhodnega signala, torej za 1 bit(LSB) !

Če upoštevamo npr. v en(10.37) spremembo izhoda za 1 bit(LSB), dobimo spremembo $2^{-n} = \Delta V_{min} / V_{ref}$ in je torej ločljivost ADC ΔV_{min} podana z izrazom

$$\Delta V_{\min} = \frac{V_{ref}}{2^n} \tag{10.42}$$

Potrebna dolžina besede n za zahtevano ločljivost ADC

V praksi srečamo običajno obraten primer: potrebno je določiti, kakšna mora biti dolžina besede n oz. koliko biten(n) ADC potrebujemo za zahtevano ločljivost ΔV_{min}, kar določimo enostavno z obratom en(10.42)

$$n = \frac{1}{\ln 2}\,\ln\frac{V_{ref}}{\Delta V_{\min}} \tag{10.43}$$

Primer: Meritev tempeature v področju 0 - 100 ^oC je izvedena z linearnim senzorjem z občutljivostjo 0.02mV/^oC . Izhod senzorja pri 0 ^oC je 0 mV. Določi potrebno dolžino besede (n) in referenčno napetost ADC-ja V_{ref}, da bo ločljivost meritve $\Delta T_{min} = 0.1^oC$!

Rešitev: Pri maksimalnem vhodu senzorja T = 100 ^oC ima tudi izhodni signal senzorja temperature v_{ST} maksimalno vrednost, ki je hkrati maksimalna vhodna vrednost ADC-ja

$$v_{ST\,\max} = S\,\Delta T = 0.02\,V/^o C \times 100^o C = 2V = v_{in\,\max}(ADC)$$

Ker mora biti v skladu s komentarjem en(10.37) referenčna napetost enaka ali večja od maksimalnega vhoda ADC , izberemo npr. $V_{ref} = v_{in\ max} = \underline{2V}$.

Zahtevana ločljivost meritve $\Delta T_{min} = 0.1^oC$ pomeni, da mora biti izbrani ADC sposoben razločevati minimalne spremembe temperature 0.1^oC oz. temu pripadajoče napetosti. Zato je ločljivost ADC-ja ΔV_{min} v tem primeru določena z enačbo

$$\Delta V_{\min} = S\,\Delta T_{\min} = 0.02\,V/^o C \times 0.1^o C = 2mV$$

Po drugi strani je ločljivost ADC-ja povezana z dolžino besede n ADC-ja po en(10.43)

$$n = \frac{1}{\ln 2}\ln\frac{V_{ref}}{\Delta V_{\min}} = \frac{1}{0.693}\ln\frac{2V}{2mV} = \underline{9.968}$$

Komentar: V tem primeru torej izberemo 10-bitni ADC (n = 10). Izbrani ADC bo celo malo natančnejši od zahtev (2mV), medtem ko bi 9-bitni ADC ne izpolnil predpisanih zahtev glede ločljivosti, o čemer se lahko hitro prepričamo po en(10.42):

$$n = 10: \qquad \Delta V_{\min} = \frac{V_{ref}}{2^n} = \frac{2\,V}{2^{10}} = 1.95\,mV$$

$$n = 9: \qquad \Delta V_{\min} = \frac{V_{ref}}{2^n} = \frac{2\,V}{2^{9}} = 3.90\,mV$$

10.3.6.4 IZVEDBE ADC

Obstojajo različni principi delovanja ADC-jev:

- ADC z zaporednimi približki (Successive Approximations ADC)
- ADC z napetostno stopnico, enojno ali dvojno(Ramp ADC, single-slope ali dual-slope)
- vzporedni oz. bliskovni ADC (Parallel oz. Flash ADC)
- ADC s preklapljanimi kondenzatorji (Switched Capacitors ADC)
- Delta-Sigma ADC

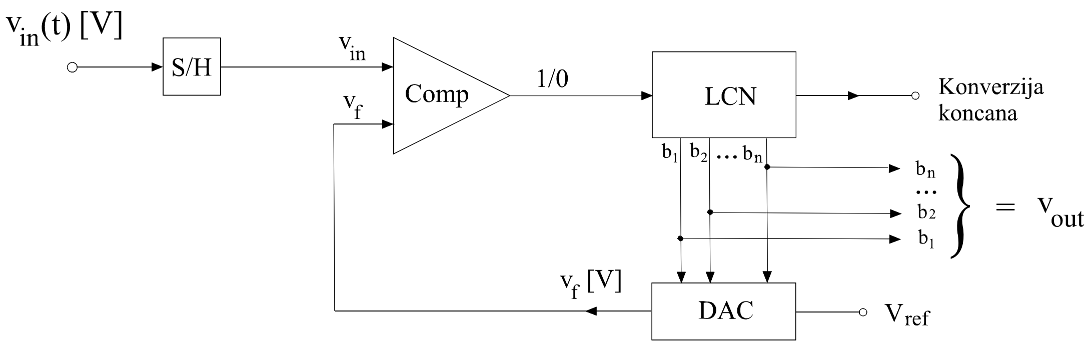
in drugi...

V nadaljevanju si bomo ogledali nekaj osnovnih primerov ADC.

1) ADC Z ZAPOREDNIMI PRIBLIŽKI

ADC z zaporednimi približki (Successive Approximations ADC) je relativno hiter in poceni. Osnovna shema(Sl 10.26) je sestavljena iz vzorčno-zadrževalnega vezja (Sample&Hold, S/H) komparatorja (Comp), logično-števnega vezja(Logic Counting Network, LCN) in digitalno-analognega pretvornika(DAC).

Analiza delovanja: Komparator primerja vrednost vhoda v_{in} in izhoda DAC v povratni vezavi v_f . Kadar velja: $v_{in} > v_f$, je izhod komparatorja 1 in to je sporočilo za LCN, da poveča za 1 bit svoj izhod. S tem se poveča za en osnovni korak izhod DAC v_f . Komparator spet primerja v_{in} in v_f itd.
Zgodba se ponavlja, dokler komparator ne ugotovi: $v_{in} < v_f$. Tedaj postane izhod komparatorja 0 in to je sporočilo za LCN, da je dosežena velikost vhodnega signala oz. da je konverzija končana. Zadnja kombinacija bitov na izhodu LCN $b_1\, b_2 ... b_n$ podaja digitalni izhod ADC v_{out} za dano vrednost analognega vhodnega signala v_{in} .



Sl 10.26 ADC z zaporednim približki

Obstojajo različne podvariante opisanega postopka. Primeren pristop je npr., če zacnemo s povečevanjem od najpomembnejsega bita (MSB), saj je v tem primeru manj korakov oz. hitrejša konverzija kot če povečujemo po en najmanjši bit (LSB). Prikaz takega pristopa si oglejmo na enostavnem primeru!

Primer: Določi potek delovanja in izhod na 4-bitnem ADC-ju z zaporednimi približki pri analognem vhodnem signalu 3.127V! Referenčna napetost je 5V.

<u>Rešitev:</u> Zveza med v_{in} in v_{out} na DAC je, ob upoštevanju en(6.27), podana kot

$$v_{out}(DAC) = v_f \cong (b_1 2^{-1} + b_2 2^{-2} + b_3 2^{-3} + b_4 2^{-4}) V_{ref}$$

Postopek: na začetku LCN postavi vse bite na vrednost 0: $b_1(MSB) = b_2 = b_3 = b_4 = 0$.
Nato LCN povečuje ite, začensi z najpomembnejšim bitom (MSB).
1) LCN postavi MSB bit $b_1 = 1$. DAC vhod pretvori v izhod $v_f = (1.2^{-1})5V = 2.5V$.
Komparator nato primerja in ugotovi: $v_{in} > v_f$. Vhodni signal torej vsebuje ta bit kot 1, zato LCN fiksira $\underline{b_1 = 1}$!
S tem je prvi bit določen in postopek se ponovi z naslednjim bitom, itd.:
2) LCN postavi naslednji bit $b_2 = 1$. DAC vhod pretvori v izhod $v_f = (1.2^{-1} + 1.2^{-2})5V = v_{f'} + 1.2^{-2}.5V = 3.750V$.
Pri tem zaradi hitrejšega izračuna vedno računamo samo novi, dodatni člen, vse ostalo pa označimo z $v_{f'}$ in odčitamo iz prejšnjega koraka.

Komparator nato primerja in ugotovi: $v_{in} < v_f$. Vhodni signal torej vsebuje ta bit kot 0, zato LCN fiksira $\underline{b_2 = 0}$!
3) LCN postavi naslednji bit $b_3 = 1$. DAC vhod pretvori v izhod $v_f = v_{f'} + 1.2^{-3}.5V$ = 3.125V.

Komparator nato primerja in ugotovi: $v_{in} > v_f$. Vhodni signal torej vsebuje ta bit kot 1, zato LCN fiksira $\underline{b_3 = 1}$!
4) LCN postavi naslednji bit $b_4 = 1$. DAC vhod pretvori v izhod $v_f = v_{f'} + 1.2^{-4}.5V$ = 3.4375V.
Komparator nato primerja in ugotovi: $v_{in} < v_f$. Vhodni signal torej vsebuje ta bit kot 0, zato LCN fiksira $\underline{b_4 = 0}$!
S tem je določen še zadnji, LSB bit in postopek je zaključen.

Izhod ADC-ja je torej tem primeru $b_1b_2b_3b_4$(LSB) = <u>1010(LSB)</u> !

Preizkus: izračunamo pripadajoči vhod ADC-ja $v_{in} = (1.2^{-1} + 1.2^{-3}).5V = 3.125V$. To se ujema z začetnim podatkom(3.127V), majhna razlika na zadnjem mestu je napaka ADC pretvorbe. Omenimo se, da smo podoben primer obravnavali tudi pri unipolarnem ADC in prišli do enakega rezultata.

Hitrost konverzije ADC-ja z zaporednimi aproksimacijami

Obravnavo razdelimo v dva dela:

1) Čas za določitev 1 bita T_1 : je v tem primeru določen s hitrostjo konverzije DAC-ja in LCN vezja. Tipičen podatek za T_1 , ki ga najdemo kot enega osnovnih podatkov v katalogih za ADC, je T_1 = 0.1 - 5 µs/bit . Prva vrednost velja tipično za hitrejše in dražje ADC(boljša in dražja tehnologija), medtem ko druga vrednost velja tipično za razred cenejših a počasnejših, enostavnejših ADC-jev.

2) Čas za eno konverzijo T_{conv} : je v tem primeru določen, zaradi zaporednega, ne paralelnega procesiranja, enostavno s številom bitov oz. dolžino besede danega ADC n in časom za določitev enega bita T_1

$$T_{conv} = n \times T_1$$

V tem primeru je torej v splošnem natančnejši ADC tudi počasnejši! Zato tu izberemo kot optimalnega ADC z najmanjšim n, ki še zadošča za zahtevano ločljivost.

Primer: Določi čas konverzije za a) Cenen 8-bitni in b) dražji 12-bitni ADC z zaporednimi aproksimacjmi!

Rešitev:
a) V primeru Cenenega(v splošnem počasnega) ADC vzamemo kot tipičen čas za določitev 1 bita vrednost npr. T_1 = 5 µs/bit . Čas ene konverzije T_{conv} je torej

$$T_{conv} = n \times T_1 = 8bit \times 5\mu s / bit = \underline{40\mu s}$$

b) V primeru dražjega(v splošnem hitrejšega) ADC vzamemo kot tipičen čas za določitev 1 bita vrednost npr. $T_1 = 1$ □s/bit . Čas ene konverzije T_{conv} je torej

$$T_{conv} \;=\; n \times T_1 \;=\; 12 bit \times 1 \mu s / bit \;=\; \underline{12 \mu s}$$

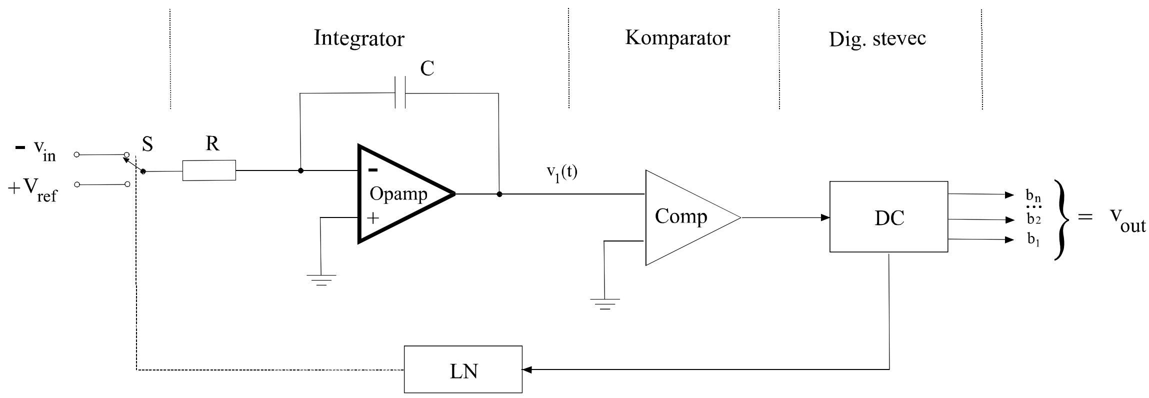
2) ADC S STOPNICO

ADC s stopnico (Ramp ADC) primerja vhodni signal v_{in} z znano, linearno naraščajočo napetostno stopnico $v_{ref}(t)$, vse dokler ni izpolnjen pogoj: $v_{ref}(t) > v_{in}$ in je konverzija končana. Pri tem binarni števec ADC-ja šteje porabljene časovne korake □t in tako določi porabljeni čas oz. število korakov. Pri znani strmini $v_{ref}(t)$ tako ADC določi vrednost vhodnega signala v_{in} . Digitalni izhod števca tedaj podaja število korakov oz. vrednost vhodnega signala ADC v_{in} v binarni obliki.

Obstoja več pristopov, ki temeljijo na opisanem principu. V nadaljevanju si bomo ogledali enega izmed pogostih pristopov.

ADC z dvojno stopnico

ADC z dvojno stopnico (Dual Slope Ramp ADC) prikazuje Sl 10.27.



Sl 10.27 ADC z dvojno stopnico

Analiza delovanja:

Določitev v_{in} : Na začetku vezje nastavi vrednost izhoda integratorja $v_1(0) = 0$. Nato napetost v_{in} deluje na integrator v fiksnem (vedno istem) času integratorja t_1 , ki ga nastavlja logično vezje (Logic Network) LN. Čas t_1 mora biti dovolj kratek, da se v_{in} ne spremeni oz. velja v_{in} = const, sicer moramo dodati še SH vezje. Na izhodu integratorja je v skladu z en(10.44) po času t_1 napetost V_1

$$V_1 \;=\; v_1(t_1) \;=\; v_1(0) \;+\; \frac{1}{RC}\int_0^{t_1} v_{in}(t)\,dt \;=\; \frac{1}{RC} v_{in} t_1 \qquad (10.44)$$

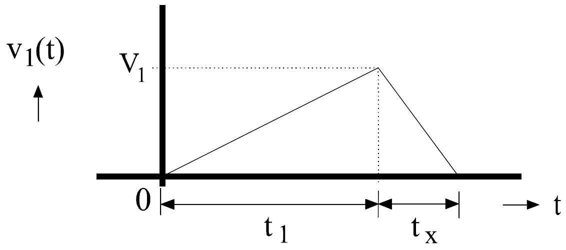
Pri znanem V_1 torej s tem izmerimo vrednost vhoda v_{in}

$$v_{in} \;=\; \frac{RC}{t_1} V_1 \qquad (10.45)$$

Določitev V_1 : digitalni števec (Digital Counter) DC steje osnovne časovne korake □t in s tem meri čas. Ko DC izmeri $t = t_1$, to sporoči LN-u, ki preklopi stikalo (Switch) S na sponko $+V_{ref}$. Od tu dalje torej na integrator deluje napetost V_{ref} . Zaradi nasprotnega znaka se sedaj napetost na izhodu integratorja v_1 zmanjšuje od začetne vrednosti V_1

$$v_1(t) \;=\; V_1 \;-\; \frac{1}{RC}\int_0^{t_1} V_{ref}\, dt \;=\; V_1 \;-\; \frac{1}{RC} V_{ref}\, t \qquad (10.46)$$

Zaradi enostavnosti smo izhodišče časa postavili tudi v tem primeru na začetek intervala. Potek napetosti $v_1(t)$ prikazuje Sl 10.28. Potek napetosti vsebuje dva naklona, kar daje ime tej metodi (dual slope ADC).



Sl 10.28 Časovni potek izhoda integratorja $v_1(t)$

Kot prikazuje Sl 10.28, po nekem času t_x pade v_1 na vrednost $v_1 = 0V$. S pomočjo en(10.47) lahko določimo V_1

$$V_1 \;=\; \frac{1}{RC} V_{ref}\, t_x \qquad (10.47)$$

Določitev digitalnega izhoda ADC: S pomočjo en(10.48) lahko sedaj ADC zapiše vrednost v_{in} kot razmerje fiksnega časa integratorja t_1 in izmerjenega časa t_x ter to izpise kot izhodni signal ADC v digitalni obliki

$$v_{in} \;=\; \frac{RC}{t_1} V_1 \;=\; \frac{t_x}{t_1} V_{ref} \;=\; (\, b_1 \times 2^{-1} + b_2 \times 2^{-2} + ... + b_n \times 2^{-n} \,)\; V_{ref} \qquad (10.48)$$

Pri tem se je produkt RC krajsal in v rezultatu ne nastopa. Zato je delovanje tega ADC vezja neodvisno od teh elementov (R, C) oz. tehnologije, kar je ena od prednosti tega pristopa.

Vhodna napetost v_{in} je torej določena s časom t_x , ki ga določi števec DC s tem, da prešteje potrebne korake □t tega intervala. Ostali dve veličini v en(10.48) t_1 , V_{ref} , sta znani konstanti ADC-ja. Razmerje t_x/t_1 števec v digitalni obliki pošlje števec na izhod vezja in to predstavlja izhod ADC-ja v_{out} za dano vrednost v_{in} . S tem je konverzija končana.

Hitrost konverzije

Hitrost konverzije je določena s časoma t_1 in t_x . Čas trajanja posamezne konverzije T_{conv} je kar vsota obeh časov v dvojni stopnici (Sl 10.28)

$$T_{conv} = t_1 + t_x \tag{10.49}$$

Tipične velikosti obeh časov so v razredu velikosti = RC = [ms] in gre v tem primeru torej za relativno počasne ADC-je.

Primer: ADC z dvojno stopnico ima podatke: R = 100k C = 0.1F, t_1 = 10ms, V_{ref} = 10V. Določi napetost stopnice V_1 in čas konverzije T_{conv} za vhodni signal v_{in} = 6.8V !

Rešitev:
Časovna konstanta integratorja je v tem primeru = RC = 100kx 0.1F = 10ms .
Napetost stopniČe je tedaj $V_1 = v_{in} t_1 / RC$ = 6.8V x 10ms / 10ms = 6.8V .
Čas upadanja stopnice t_x izračunamo s pomočjo en(6.38): $t_x = t_1 v_{in}/V_{ref}$ = 10ms x 6.8V / 10V = 6.8ms .
Čas konverzije je torej $T_{conv} = t_1 + t_x$ = 10ms + 6.8ms = 16.8ms .

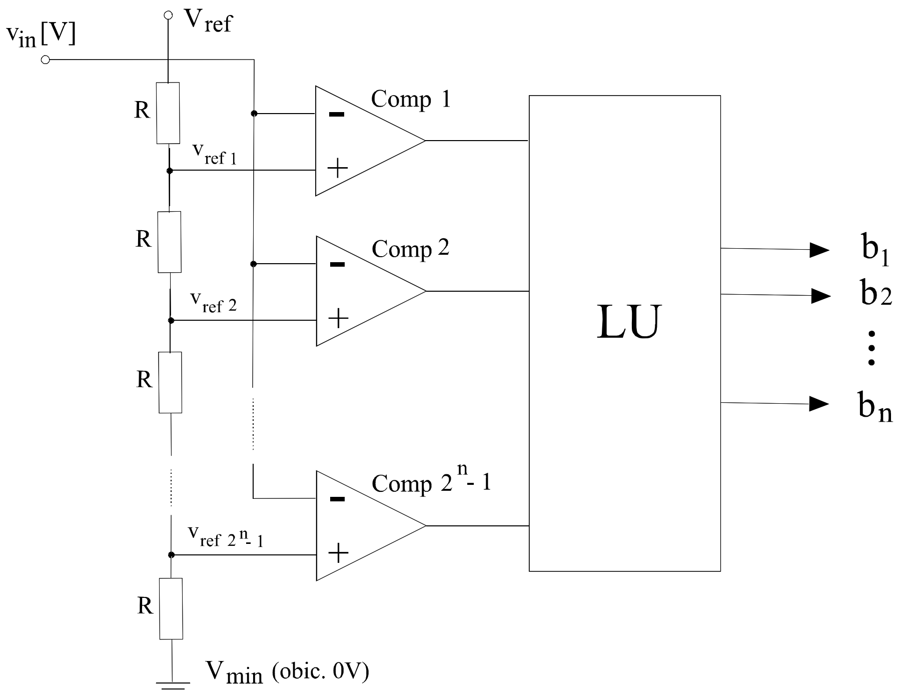
Prednosti: ADC-ji z dvojno stopnico so relativno enostavni, Ceneni toda natančni (primerni za velik n - npr. 20 oz. ločljivost v razredu ppm).

Slabosti: ADC-ji z dvojno stopnico so počasni, tipično v razredu 10 - 100 konverzij/s .

3) BLISKOVNI ADC

Bliskovni ADC (Flash ADC) imajo ime verjetno zaradi svoje hitrosti, saj so "hitri kot blisk". Včasih se imenujejo tudi vzporedni (parallel) ADC, zaradi paralelne obdelave vhodnega signala v postopku konverzije. To so najhitrejši ADC, vendar zahtevajo kompleksna vezja in so zato dragi.

Osnovna shema n-bitnega bliskovnega ADC-ja je prikazana na .Sl 10.29



Sl 10.29 Osnovna shema n-bitnega bliskovnega ADC

Analiza delovanja: Na komparatorjih se v_{in} primerja z različnimi ekvidistancnimi notranjimi referenčnimi napetostmi v_{ref} . Običajno te referenčne napetosti dobimo z nekim uporovnim delilnikom (sl.6.16). Za n-bitno besedo na izhodu ADC potrebujemo 2^n -1 referenčnih napetosti in prav toliko kompratorjev.
Izhodi iz komparatorjev (točneje: točka prehoda izhodov komparatorjev od 0 na 1) podaja velikost vhodnega signala v_{in} . Logična enota (Logic Unit) LU to vrednost predela v digitalni binarni izhodni signal ADC-ja $b_1b_2...b_n$.
Kompletna konverzija je torej v tem primeru narejena v enem samem ciklu (paralelno procesiranje) in je zato zelo hitra, zahteva pa veliko število komparatorjev.

Prednosti: Glavna prednost je velika hitrost konverzijekot posledica paralelne obdelave. Obstojajo npr. ADC-ji s 100.10^6 konverzij/s oz. časom ene konverzije v razredu [ns] !

Slabosti: Kompleksna vezja, ker n-bitni ADC rabi 2^n -1 komparatorjev (npr. 10-bitni ADC potrebuje 1023 komparatorjev!). Zato so to kompleksna in draga vezja.

Primer: Zaradi enostavnosti podrobneje predstavi 2-bitni bliskovni ADC !

Rešitev:
V tem primeru je n = 2 in potrebujemo 2^n -1 = 3 komparatorje. Vezje tega komparatorja prikazuje sl.6.17.

Podobno kot v prejšnjem primeru se tu v_{in} stalno primerja na 3 komparatorjih proti 3 referenčnim napetostim uporovnega delilnika. Logično vezje nato poskrbi za pravilno zvezo med v_{in} in digitalnim izhodom ADC-ja $b_1b_2b_3$:

v_{in} I $b_1b_2b_3$

I
i
i
i

ne potegne te slike!?

Sl 10.30 Vezje 2-bitnega bliskovnega ADC

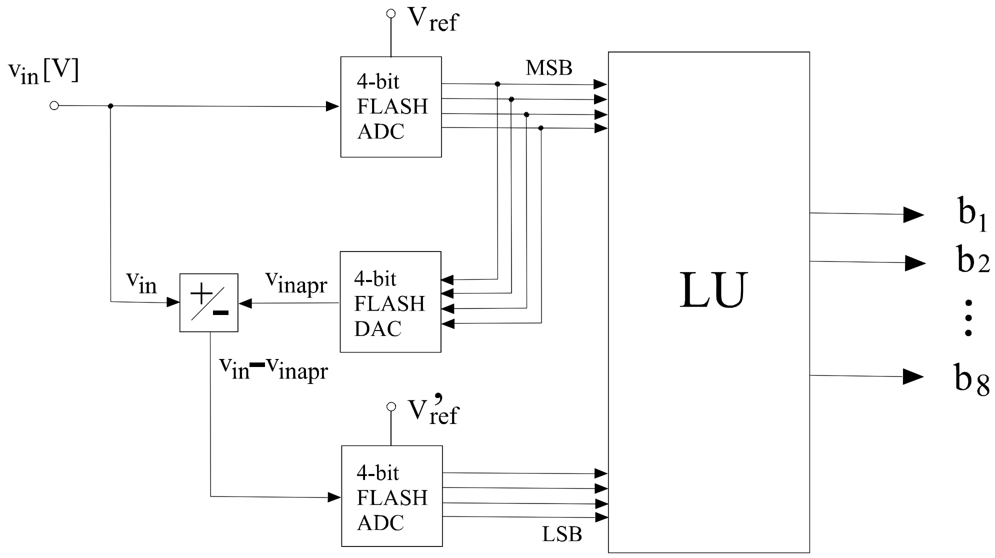
4) POLBLISKOVNI ADC

Polbliskovni (Half-Flash) ADC je priljubljena podvarianta prejšnjega primera, ki zdruzuje nekatere prednosti bliskovnega ADC in nizko Čeno. Osnovna shema za primer 8-bitnega polbliskovnega ADC je prikazana na sl.6.18.

Analiza delovanja: V tem primeru se vhodni signal v_{in} najprej pretvori z 4-bitnim bliskovnim ADC. S tem dobimo prvi del izhoda v_{out} s 4 MSB biti, kar je torej (glede na končni 8-bitni izhod) izvedeno hitro in poceni. Ta delni izhod je hkrati pripeljan tudi na vhod DAC pretvornika (sl.6.18), ki proizvede torej na svojem izhodu pripadajočo analogno napetost - približno vrednost vhodnega signala $v_{inapprox}$, ki jo vodimo dalje na odštevalni (-) vhod seštevalnika. Na prištevalni (+) vhod seštevalnika je stalno priklopljena napetost vhodnega signala v_{in} . Zato se na izhodu seštevalnika pojavi razlika v_{in} - $v_{inapprox}$, ki jo spet na 4-bitnem bliskovnem ADC pretvorniku pretvorimo v preostale 4 LSB bite izhodnega signala. Logična enota LU proizvede končni izhodni 8-bitni signal.

Komentar: 8-bitni izhod smo torej dobili z uporabo le dveh 4-bitnih polbliskovnih ADC !

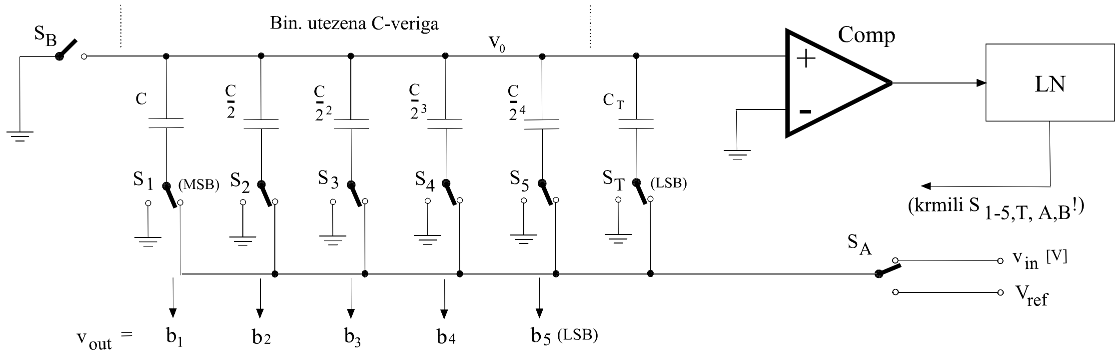
Lastnosti: Polbliskovni ADC-ji so relativno Ceneni pretvorniki, ki so hitrejši od vseh ostalih ADC-jev razen od bliskovnih ADC-jev !



Sl 10.31 Vezje polbliskovnega ADC

5) ADC S PREKLAPLJANIMI KONDENZATORJI

ADC s preklapljanimi kondenzatorji (Switched-Capacitors ADC) SCADC je primerno vezje za realizacijo s CMOS tehnologijami. Stikala so tedaj izvedena kar z MOS transistorji. Osnovna shema za primer 5-bitnega SCADC je prikazana na Sl 10.32. Osrednji del vezja je binarno utežena kondenzatorska (C) veriga.



Sl 10.32 Vezje ADC-ja s preklapljanimi kondenzatorji

Analiza delovanja: Kondenzator C_T poskrbi, da je celotna kapacitivnost vezja (C_{verige} + C_T) enaka osnovni kapacitivnosti C ! Ob upoštevaju izraza za vrsto, en(x.x), določimo v tem primeru vrednost $C_T = C/2^4$. Položaje stikal upravlja logično vezje (Logic Network) LN. Obravnavo razdelimo v tri faze:

1. Faza vzorčenja (Sampling Phase): vsi kondenzatorji se tu nabijejo na napetost v_{in} !
Razlaga: Na začetku so vsi kondenzatorji prazni. Logično vezje LN drži stikala v položajih, kot prikazuje Sl 10.32. Nato stikalo S_B preklopi dol. Notranja napetost ADC v_0 je torej enaka 0V, gornje plošče kondenzatorjev so na masi. Napetost v_{in} se torej pojavi na vseh kondenzatorjih vezja, s skupno kapacitivnostjo 2C in obstoja zato shranjen naboj (stored charge) vezja $Q = 2C\, v_{in}$.

2. Faza vzdrževanja (Hold Phase): na kondenzatorjih se vzdržuje shranjeni naboj !
Razlaga: Logično vezje LN izvaja preklop vseh stikal po točno določenem vrstnem redu. Stikalo S_B se razklene (gor), stikala $S_{1\text{-}5,T}$ preklopijo levo (na maso), stikalo S_A preklopi na referenčno napetost V_{ref} . Gornje plošče kondenzatorjev so torej v zraku (Open Circuit), spodnje plošče pa na masi. Ker pri tem ni bilo niti za trenutek odprte nobene prevodne poti, shranjeni naboj na kondenzatorjih Q ne more odteci in ostaja nespremenjen! Ker pa so sedaj spodnje plošče kondenzatorjev na masi, je napetost v_0 tedaj enaka

$$v_0 = \frac{-2C\,v_{in}}{2C} = -v_{in} \qquad (10.50)$$

3. Faza preporazdelitve naboja (Charge Redistribution Phase): obravnavo izvedemo v več zaporednih korakih, za vsako stikalo posebej !

1. LN izvede preklop stikala S_1(MSB - ker največja C oz. Q!):
Stikalo S_1 torej preklopi na desno, na V_{ref} ! Dobimo kapacitivnostni delilnik(sl.6.19) za napetost V_{ref} med kapacitivnostjo pri stikalu S_1 (enaka C) in kapacitivnostjo preostalega vezja (enaka Celotni kapacitivnosti 2C, zmanjšani za kapacitivnost pri stikalu S_1 - C, torej 2C - C = C). Notranja napetost v_0, ki je tudi srednja točka opisanega delilnika, je torej enaka $v_0 = V_{ref}/2$.
Tako določena napetost v_0 oz. pripadajoči naboj na kondenzatorju, ki sta nastala zaradi V_{ref} , se primerjata z že od prej obstoječimi vrednostmi shranjenega naboja Q oz. napetosti v_{in} po en(10.50). če velja:

- $v_{in} > V_{ref}/2$: tedaj negativni vpliv v napetosti v_0 po en(6.40) prevladuje ($v_0 = -v_{in}$), zato bo v_0 negativna, izhod komparatorja bo 0 in zato bo LN izvedel preklop stikala S_1 v desno, kar bo znak, da ima ta bit v izhodnem signalu vrednost 1 !

- $v_{in} < V_{ref}/2$: tedaj prevladuje v napetosti v_0 pozitivni vpliv napetosti V_{ref} , kot je pokazano na začetku te točke ($v_0 = V_{ref}/2$), zato bo v_0 pozitivna, izhod komparatorja bo 1 in zato LN ne bo izvedel preklopa stikala S_1 v desno temveč bo ostalo v položaju levo, kar bo znak, da ima ta bit v izhodnem signalu vrednost 0 !

Prvi (MSB) bit v izhodnem signalu je s tem določen in nadaljujemo z naslednjim bitom:

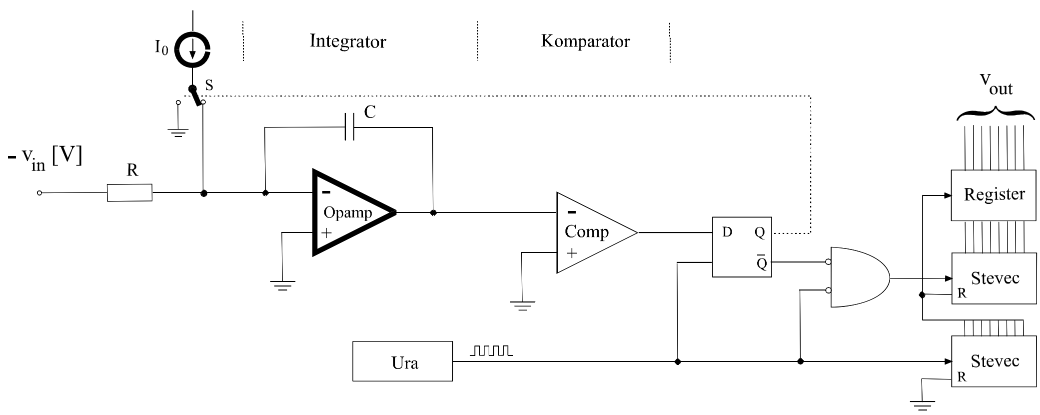
2. LN izvede preklop stikala S_2:
Stikalo S_2 torej preklopi na desno, na V_{ref} ! Dobimo kapacitivnostni delilnik(sl.6.19) za napetost V_{ref} med kapacitivnostjo pri stikalu S_2 (enaka C/2) in kapacitivnostjo preostalega vezja... Zgodba se ponavlja, le C delilniki imajo vedno drugačne vrednosti!

Ko tako stestiramo še zadnje stikalo S_5 in določimo s tem še zadnji (LSB) bit, je konverzija končana! Digitalna binarna beseda na izhodu ADC-ja, ki ustreza vrednosti vhodnega analognega signala v_{in}[V] , je v skladu z gornjimi ugotovitvami podana s položajem stikal S_1, S_2, S_3, S_4, S_5 po končani konverziji, v skladu s pravilom:
i-ti bit v izhodnem signalu (i=1-5) je določen v primeru

- če je S_i levo (oz. na maso) ---> $b_i = 0$
- če je S_i desno (oz. na V_{ref}) ---> $b_i = 1$

6) DELTA-SIGMA ADC

Delta-Sigma oz. kratko ΔΣ ADC deluje podobno kot ze opisani ADC s stopnico. Osnovna shema ΔΣ ADC-ja je prikazana na Sl 10.33.



Sl 10.33 Osnovna shema ΔΣ ADC-ja

NE: (razcisti!? ali izpusti!)
Analiza delovanja
???????

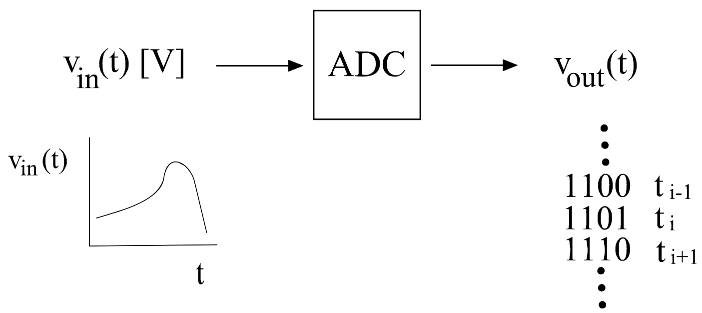
Vhodna napetost v_{in} deluje na vhodu integratorja. Izhod integratorja je primerjan na komparatorju, v tem primeru npr. proti masi.Odvisno od izhoda komparatorja se preko RST? flip-flopa? krmili stikalo S, ki preklopi na nasproten tok I_0 , tako, da je povpreČen tok enak 0.Steveč steje tokovne pulze. To število je odvisno od velikosti vhodnega signala v_{in} in zato v binarni obliki predstavlja pripadajoči digitalni izhod ADC-ja.
???????????

10.3.6.5 OMEJITEV HITROSTI PRI AD KONVERZIJI

Analogno-digitalni pretvornik (Analog-to-Digital Converter, ADC) je torej vezje, ki prejme vhodni signal v analogni obliki, običajno v obliki neke napetosti in jo pretvori v ustrezen izhoden digitalen signal.

V praksi je signal običajno neka časovno spremenljiva napetost $v_{in}(t)$. Kot je bilo pokazano na začetku poglavja pri obravnavi senzorskih sistemov(Sl 10.18), tak signal najprej peljemo na S/H vezje, ki ta signal diskretizira oz. "razseka" na stopnice.

Tak signal nato pripeljemo na vhod ADC. Izhodni signal ADC je tedaj digitalni signal, sestavljen iz časovnega zaporedja binarnih števil, ki ustrezajo stopnicam vhodnega signal, kot prikazuje Sl 10.34.



Sl 10.34 Delovanje ADC pri časovno spremenljivih signalih

V_{in} – razsekan na stopnice !!!

Iz dosedanje obravnave AD konverzije sledi, da mora biti za pravilno AD konverzijo med celotnim postopkom ene konverzije v idealnem primeru vrednost vhodnega signala nespremenljiva oz. konstantna: v_{in} = const !

V nadaljevanju bomo videli, da v praksi lahko pripeljemo direktno na vhod ADC tudi časovno spremenljive signale, pa bo AD konverzija v redu, brez napak, če le upoštevamo določene omejitve.

Dodajmo še, da včasih tudi pri S/H vezjih stopnica ni konstantna ampak napetost npr. zaradi praznjenja kondenzatorja upada in pride tudi v tem primeru do časovno spremenljivih napetosti. Tedaj je treba tudi v tem primeru upoštevati omejitve glede spremembe napetostnega signal med konverzijo, kot sledi.

Pri obravnavi delovanja ADC smo že videli, da le spremembe vhoda, enake ali večje od $\Delta V_{min} = V_{ref}/2^n$, povzročajo spremembe izhoda za 1bit(LSB) ali več. Torej spreminjanje vhoda, manjše od ΔV_{min} , na izhod nima vpliva in je zato dopustno.

V praktični konverziji to pomeni, da se v času ene konverzije T_{conv} vhodni signal v_{in} sicer lahko spremeni, vendar ne več kot znaša ločljivost ADC: $\Delta V_{min} = V_{ref}/2^n$. Matematično to zapišemo v obliki

$$dv_{in} \;=\; \frac{dv_{in}}{dt} T_{conv} \;\leq\; \Delta V_{\min} \tag{10.51}$$

Maksimalna dopustna hitrost spremembe vhodnega signala dv_{in}/dt je torej, za pravilno AD konverzijo brez napak, določena z ločljivostjo ΔV_{min} in časom konverzije T_{conv} za dani ADC

$$\frac{dv_{in}}{dt} \;\leq\; \frac{\Delta V_{\min}}{T_{conv}} \;=\; \frac{V_{ref}}{2^n\, T_{conv}} \tag{10.52}$$

Posledice omenjene omejitve hitrosti vhodnega signala si najenostavneje ogledamo na naslednjem primeru.

Primer: Določi maksimalno dopustno hitrost spremembe vhodnega signala pri 10-bitnem ADC-ju z $V_{ref} = 5V$, $T_{conv} = 20\mu s$!

<u>Rešitev:</u>
Maksimalno dopustno hitrost spremembe vhodnega signala določimo z en(10.52)

$$(\frac{dv_{in}}{dt})_{\max} \;=\; \frac{\Delta V_{\min}}{T_{conv}} \;=\; \frac{V_{ref}}{2^n\, T_{conv}} \;=\; \frac{5V}{2^{10}\;x\;20\mu s} \;=\; \underline{250 V/s}$$

<u>Komentar:</u> Na prvi pogled hitrost spremembe signala 250V/s ne izgleda slabo. Toda če pogledamo stvar podrobneje, moramo mnenje spremeniti. Če imamo npr. na vhodu ADC harmonični vhodni signal

$$v_{in}(t) \;=\; V_0 \sin\omega t \quad , \qquad V_0 \;=\; 5V$$

določimo hitrost spremembe vhodnega signal enostavno z odvajanjem. Ob upoštevanju gornje enačbe torej velja

$$\frac{dv_{in}}{dt} \;=\; V_0\omega\cos\omega t \;\leq\; 250\, V/s$$

Gornja neenačba predstavlja omejitev za maksimalno dopustno kotno hitrost ω vhodnega signala, zaradi omejitve po en(10.52). Frekvenčno mejo vhodnih signalov za dobro AD konverzijo lahko torej določimo iz gornje enačbe, pri čemer vzamemo najslabši možni slučaj (worst case), ko je $\cos\omega t$ enak 1

$$\omega \le \frac{250\,V/s}{V_0 \cos \omega t} = \frac{250\,V/s}{5V\ x\,1} = \underline{50/s} \qquad oz. \quad f = \frac{\omega}{2\pi} \le \underline{10Hz}$$

Tak ADC torej ne smemo uporabiti pri signalih nad f = 10Hz ! To lahko v določenih primerih predstavlja problem oz. prenizko frekvenčno zmogljivost ADC-ja, zato je treba v praksi paziti na te omejitve.

Rešitev tega problema lahko iščemo v različnih smereh:

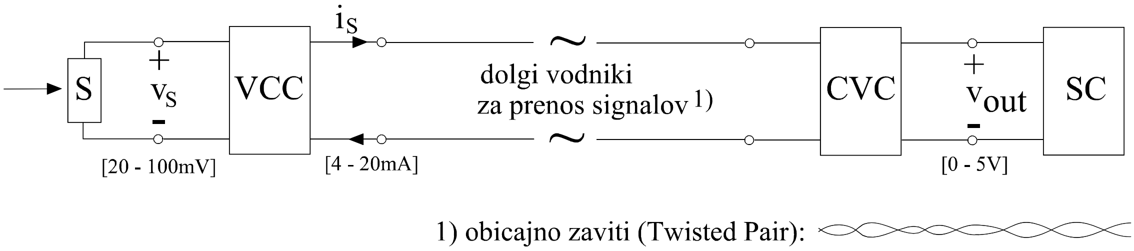
- zamenjamo ADC s hitrejšim, z manjšim T_{conv} (naprednejša tehnologija, vendar višja cena !)
- zamenjamo ADC z manj bitnim, če je to možno (manjši n pomeni večjo ΔV_{min} in po en(10.52) višjo dopustno hitrost signala dv_{in}/dt !)
- uporabimo primerno S/H vezje na vhodu

10.3.7 PRENOS SENZORSKIH SIGNALOV

Pogosto nastopajo izhodni senzorski signali v obliki majhnih napetosti v razredu [mV], majhnih tokov[μA], majhnih nabojev [μC] itd. Običajno je v praktičnih aplikacijah nevarno, če tako majhne senzorske signale prenašamo po dolgih vodnikih (žicah, kablih itd.). Zaradi raznih zunanjih motenj se namreč v vodnikih lahko inducirajo motilni električni signali, ki so mnogo večji od osnovnih senzorskih signalov in jih tako zakrijejo (zamaskirajo). V takem primeru senzorskih signalov ne moremo več izluščiti iz motenj oz. suma in uporabiti, senzorski sistem odpove.

10.3.7.1 TIPIČEN SISTEM ZA PRENOS SENZORSKIH SIGNALOV

Tipičen sistem za prenos signalov prikazuje Sl 10.35. Senzor daje v tem primeru majhne izhodne napetostne signale, npr. FSO = 20 - 100mV , ki jih nato napetostno-tokovni pretvornik VCC (Voltage-to-Current Converter) linearno pretvori v pripadajoče toke v intervalu 4 - 20mA. Take tokovne signale lahko nato varno prenašamo po dolgih vodnikih. Ker je za nadaljnjo obdelavo signalov največkrat najprimernejši napetostni signal, je na drugem koncu najprej tokovno-napetostni pretvornik CVC (Current-to-Voltage Converter), ki tokovne signale pretvori v primerne napetostne signale, npr. v interval 0 - 5V. Končno sledi še koncna obdelava signalov (S&H, ADC, PC itd.).



Sl 10.35 Sistem za prenos senzorskih signalov

Dolgi vodniki so zaradi zmanjšanja vpliva zunanjih motenj lahko oklopljeni. Včasih je par vodnikov zavit (parica oz. Twisted Pair) kot je prikazano na Sl 10.35 spodaj, da so inducirane motnje v obeh vodnikih enake in se zato na izhodu medsebojno izničijo.

10.3.7.2 STANDARD ZA PRENOS SIGNALOV [4-20mA]

Običajno je primerneje oz. varneje, če prenašamo senzorske signale v obliki majhnih analognih ali digitalnih tokov v razredu [mA]. Na področju prenosa signalov po vodnikih je pogosto uporabljen dogovor oz. standard [4-20mA] : polnemu obsegu senzorjevega odziva (FSO), npr. [20 - 100 mV], v skladu z enostavno linearno transformacijo ustrezajo tokovni signali v intervalu [4 - 20 mA] . Izbor od nič različne spodnje vrednosti tokov (4mA) prinese nekaj prednosti:

1) Kadarkoli pade vrednost toka na 0mA, je to opozorilo za morebitno napako (npr. prekinitev vodnika)

2) Vedno teče po vodnikih tok najmanj 4mA, zato se to lahko uporabi za napajanje npr. oddaljenega senzorja itd.

10.3.7.3 PRENOS SIGNALOV PO OPTIČNIH VODNIKIH

Vse več je v uporabi tudi prenos senzorskih signalov po optičnih vodnikih (Sl 10.36), predvsem zaradi imunosti tega načina prenosa na elektromagnetne motnje (EMI - ElectroMagnetic Interference) in zaradi širokega frekvenčnega pasu nekaj GHz [Hor,613].

Hor,613,fig.9.43

Sl 10.36 Prenos senzorskega signala po opticnih vodnikih

10.4 OSNOVNA SENZORSKA VEZJA

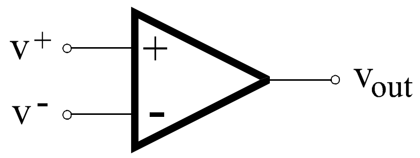
Pogosto so pri obdelavi senzorskih analognih ali digitalnih signalov uporabljeni operacijski ojačevalniki in vezja na osnovi operacijskih ojačevalnikov. V nadaljevanju si bomo ogledali nekatere lastnosti operacijskih ojačevalnikov in nekaterih njihovih osnovnih vezij, ki jih srečamo pri obdelavi senzorskih signalov.

10.4.1 OPERACIJSKI OJAČEVALNIK

10.4.1.1 UVOD

Operacijski ojačevalnik (Operational Amplifier - Opamp) je običajno relativno enostavno integrirano vezje, sestavljeno iz nekaj deset bipolarnih in MOS tranzistorjev ter par uporov in kondenzatorjev. Pogosto zadostuje za to vezje poenostavljena predstava:

Opamp je element, ki ima dva vhoda in en izhod (Sl 10.37). Vhod + imenujemo neinvertirajoči vhod (Noninverting Input) : vhodni signal na tem vhodu v^+ se le ojači, brez invertiranja. Vhod - imenujemo invertirajoci vhod (Inverting Input) : vhodni signal na tem vhodu v^- se ojači in invertira (tj. obrne oz. spremeni predznak).

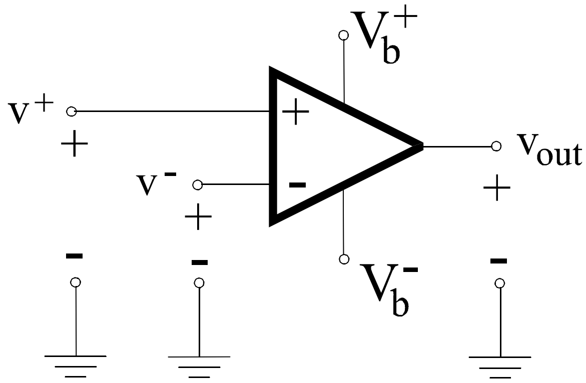


Sl 10.37 Osnovna predstavitev opampa: element z dvema vhodoma in enim izhodom

Pripombe: gornja poenostavljena slika opampa zahteva nekaj dodatnih pojasnil

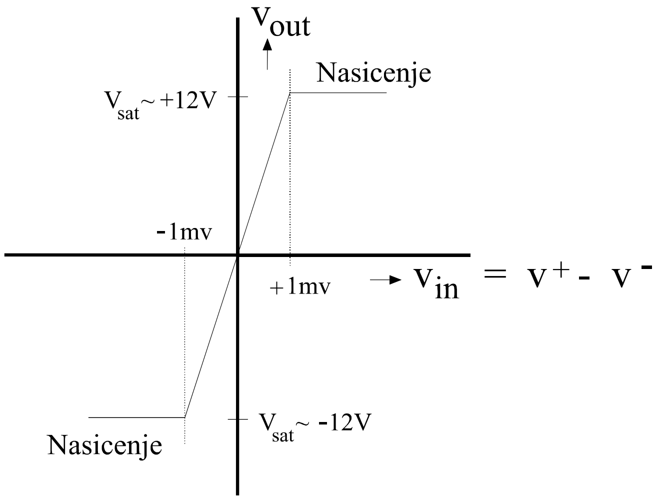
1) Vse napetosti na Sl 10.37 v resnici merimo proti masi, kot je to prikazano na sl.5.6, vendar teh podrobnosti zaradi preglednosti običajno ne rišemo.

2) Za delovanje opampa sta običajno potrebna dva napetostna izvora, največkrat eden pozitiven in eden negativen, kot prikazuje Sl 10.38, tipično velikosti okrog 12V. Tudi teh napajanj opampov v električnih shemah vezij zaradi preglednosti običajno ne rišemo.



Sl 10.38 Napetosti in napajanje opampa

Tipična prenosna karakteristika opampa je prikazana na Sl 10.39.



Sl 10.39 Prenosna karakteristika opampa

10.4.1.2 POENOSTAVLJEN OPIS OPERACIJSKEGA OJAČEVALNIKA

Pogosto opamp deluje le v področju do nasičenja (Sl 10.39). Tedaj velja med izhodnim in vhodnim signalom enostavna linearna zveza

$$v_{out} = A_v (v^+ - v^-) \tag{10.53}$$

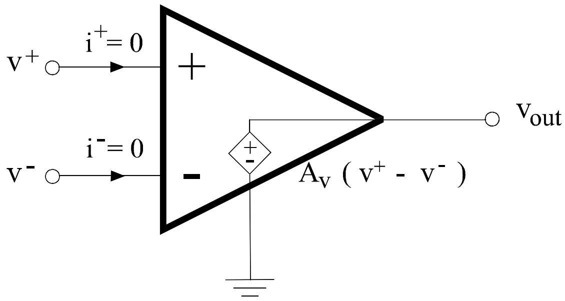
kjer je A_v napetostno ojačenje opampa, brez dodanih zunanjih elementov. Dodajmo se par komentarjev :

1) opamp torej ojačuje razliko vhodnih signalov in je zato diferencialni ojačevalnik

2) napetostno ojačenje A_v je v tem primeru zelo veliko, tipično $A_v = 10^5 - 10^6$

3) vhodna impedanca opampa je zelo velika, izhodna pa majhna. Torej, idealni opamp ima $z_{in} = 00$, $z_{out} = 0$, resnični opamp pa je blizu tega.

Poenostavljeno nadomestno vezje opampa je v tem primeru delovanja do nasičenja torej podano le s krmiljenim napetostnim generatorjem na izhodu ter visokoohmskimi vhodi (Sl 10.40).



Sl 10.40 Poenostavljeno nadomestno vezje opampa

10.4.1.3 ZLATI PRAVILI

Pogosto opampi delujejo le v področju do nasičenja. Tedaj za hitro in enostavno analizo vezij z opampi lahko uporabljamo ti. zlati pravili (Golden Rules) [Hor,177].

I. zlato pravilo: $v^+ = v^-$

Razlaga: Pri normalnem delovanju opampa je torej potencialna razlika na vhodu $v^+ - v^- = 0$, oz. pri resničnem opampu je zelo majhna. Zato včasih to pravilo imenujemo tudi navidezni kratek stik na vhodu (Virtual Short Circuit). Dokaz: iz en(10.53) sledi

$$(v^+ - v^-) = \frac{v_{out}}{A_v} = 0 \tag{10.54}$$

kajti v normalnem delovanju opampa je v_{out} neka majhna napetost v razredu [V], napetostno ojačenje opampa pa je zelo veliko, v razredu $[10^6]$ in torej razmerje obeh zanemarljivo majhno.

II. zlato pravilo: $i^+ = i^- = 0$

Razlaga: Vhodni toki so enaki 0 , oz. pri resničnem opampu zelo majhni, v razredu [nA-pA]. Vzrok za to tiči v dejstvu, da so na vhodu opampa JFET ali MOSFET tranzistorji, ki imajo zelo visoke vhodne upornosti oz. nizke vhodne toke.

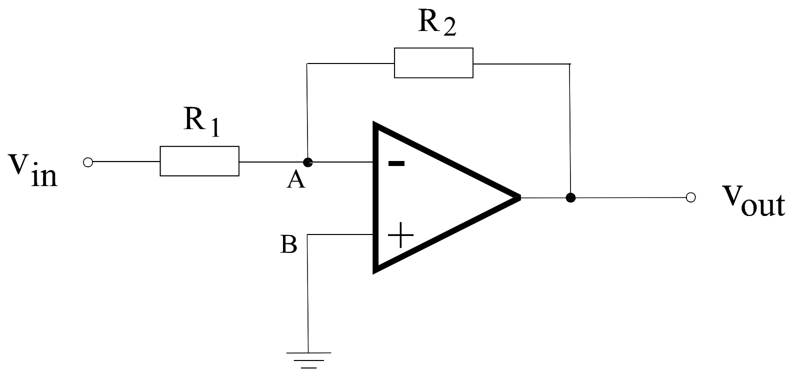
Zaradi krajšega zapisa bomo v nadaljnjih izpeljavah običajno zlati pravili označili le z ustrezno številko (I oz. II) .

10.4.2 OSNOVNA SENZORSKA VEZJA Z OPERACIJSKIMI OJAČEVALNIKI

V senzoriki pogosto srečujemo vezja, izvedena na osnovi opampov. Vzrok je v dejstvu, da je pogosto tak pristop najbolj kvaliteten, najhitrejši in najcenejši.

10.4.2.1 INVERTIRAJOČI OJAČEVALNIK

Invertirajoči ojačevalnik (Inverting Amplifier) prikazuje Sl 10.41. Vhodni(input) signal oz. napetost v_{in} je v tem primeru pripeljana, kot pove ime tega ojačevalnika, na invertirajoci (-) vhod.



Sl 10.41 Invertirajoci ojačevalnik

Pojem virtualne mase: Pogosto srečamo pri obravnavi vezij z opampi, npr. kot je prikazano na Sl 10.41, izraz "A je virtualna masa" . To razumemo na sledeč način: točka B je na masi in po pravilu I.($v^+ = v^-$) velja to približno tudi za točko A. Zato pravimo, da je A virtualna oz. približna masa.

Analiza delovanja

A je virtualna masa, zato sta napetost ter po Ohmovem zakonu se tok na uporu R_2 oz. R_1 podana z izrazi

$$\begin{aligned} R_2 :\ v_{out}\ ,\ i_{R2} &= \frac{v_{out}}{R_2} \\ R_1 :\ v_{in}\ ,\ i_{R1} &= \frac{v_{in}}{R_1} \end{aligned} \tag{10.55}$$

Če sedaj zapišemo Kirchhoffov tokovni zakon za vozlišče A (KTZ_A) , ob upoštevanju pravila II.($i^- = 0$) sledi

$$\frac{v_{out}}{R_2} = -\frac{v_{in}}{R_1} \tag{10.56}$$

Prenosna karakteristika (Transfer Characteristics) je torej

$$v_{out} \quad = \quad -\frac{R_2}{R_1}\, v_{in} \tag{10.57}$$

in napetostno ojačenje A_v

$$A_v \quad = \quad \frac{v_{out}}{v_{in}} \quad = \quad -\frac{R_2}{R_1} \tag{10.58}$$

Komentar:
1) Ojačenje je določeno le z razmerjem zunanjih uporov in je neodvisno od ojačenja samega opampa!
2) Tipične vrednosti veličin pri vezjih z opampi so: toki v razredu [mA], napetosti v razredu [V] in zato upornosti v razredu [k□□
□. Tipicne vrednosti uporov v vezju invertirajočega ojačevalnika (Sl 10.41) so npr. R_1 = 1k□ , R_2= 100k□ . Ojačenje je tedaj po en(10.58) A_v = -100 , vezje torej vhodne signale ojači za faktor 100 in invertira oz. obrne fazo.

Impedance: Vhodna impedanca je s pomočjo en(10.55) določena kot

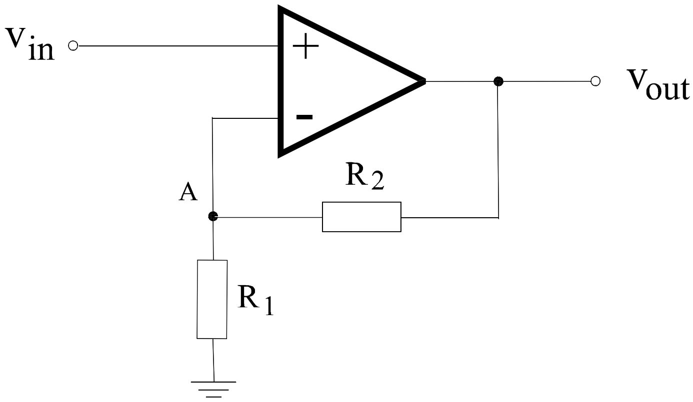
$$z_{in} \quad = \quad \frac{v_{in}}{i_{in}} \quad = \quad R_1 \tag{10.59}$$

in je za dobro ojačenje v skladu z en(10.58) relativno nizka, kar predstavlja glavno slabost tega vezja. Z dodatkom uporov v povratni vezavi lahko razmere poboljšamo [Hor, ?].
Izhodna impedanca je dobra oz. nizka, saj imamo v nadomestnem vezju (Sl 10.40) na izhodu idealni napetostni generator in velja pri majhnih signalih

$$z_{out} \quad = \quad \frac{\Delta v_{out}}{\Delta i_{out}} \quad = \quad \frac{0}{\Delta i_{out}} \quad = \quad 0 \tag{10.60}$$

10.4.2.2 NEINVERTIRAJOČI OJAČEVALNIK

Neinvertirajoči ojačevalnik (Noninverting Amplifier) prikazuje Sl 10.42. Vhodni(input) signal oz. napetost v_{in} je v tem primeru pripeljana, kot pove ime tega ojačevalnika, na neinvertirajoči (+) vhod.



Sl 10.42 Neinvertirajoci ojačevalnik

Analiza delovanja

Ob upoštevanju pravila I.($v^+ = v^-$) velja

$$v_{in} = v_A = \frac{R_1}{R_1 + R_2} v_{out} \tag{10.61}$$

kjer smo potencial v točki A določili po drugi strani z napetostnim delilnikom v_{out} na obeh uporih R_2/R_1 .

Prenosna karakteristika je torej

$$v_{out} = \frac{R_1 + R_2}{R_1} v_{in} = (1 + \frac{R_2}{R_1})\, v_{in} \tag{10.62}$$

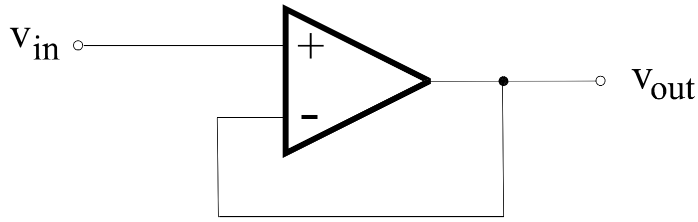
in napetostno ojačenje A_v

$$A_v = \frac{v_{out}}{v_{in}} = 1 + \frac{R_2}{R_1} \tag{10.63}$$

Impedance: Vhodna impedanca je ob upoštevanju pravila II. ($i^+ = 0$) visoka: z_{in} = 00 , zato je ta ojačevalnik boljši od predhodnega.
Izhodna impedanca je, podobno kot v prejšnjem primeru, zaradi prevladujočega napetostnega generatorja nizka: $z_{out} = 0$.

10.4.2.3 SLEDILNIK

Sledilnik (Follower), imenovan včasih tudi blažilnik ali vmesnik (Buffer), dobimo iz prejšnjega primera neinvertirajočega ojačevalnika, če limitiramo upora v vezju na vrednosti R_1 = 00 , $R_2 = 0$, kot prikazuje Sl 10.43.



Sl 10.43 Sledilnik

Analiza delovanja

Najhitreje pridemo do rezultata, če v en(10.62) in en(10.63) upoštevamo, da velja v tem primeru $R_2/R_1 = 0$ in je torej

$$v_{out} = v_{in} \quad , \quad A_v = 1 \tag{10.64}$$

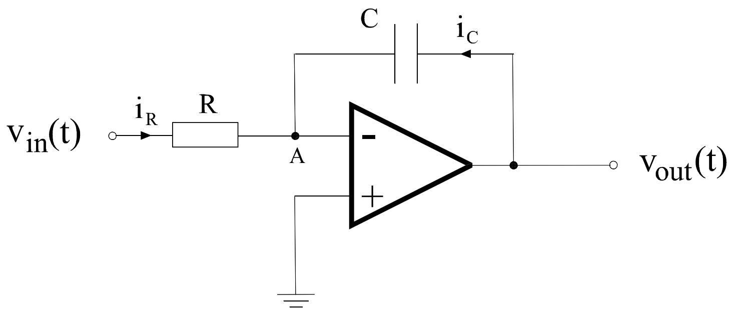
Izhod je torej v tem primeru enak oz. sledi vhodu, zato ime sledilnik.

Impedance: Podobno kot v prejšnjem primeru velja $z_{in} = 00$, $z_{out} = 0$.

Sledilnik torej v skladu z en(10.64) vhodni signal brez spremembe pretvori v izhodni signal, pri tem pa ima visoko vhodno in nizko izhodno impedanco. To pogosto izkoristimo npr. pri povezovanju ojačevalnih stopenj za ohranitev neobremenjenega ojačenja ali za zvišanje vhodne impedance vezja kot bomo to videli npr. pri instrumentacijskem ojačevalniku.

10.4.2.4 INTEGRATOR

Vezje integratorja dobimo, če v invertirajočem ojačevalniku upor v povratni vezavi nadomestimo s kondenzatorjem, kot prikazuje Sl 10.44.



Sl 10.44 Integrator

Analiza delovanja

Točka A je virtualna masa. Zato velja(Sl 10.44) $v_R = v_{in}$ in $v_C = v_{out}$.

Tok upora je torej po Ohmovem zakonu $i_R = v_{in}/R$. Tok kondenzatorja izpeljemo iz osnovne zveze med nabojem in napetostjo na kondenzatorju $q_C = C\ v_C$. če odvajamo to enačbo po času, dobimo tok kondenzatorja $i_C = dq_C/dt = C\ dv_C/dt = C\ dv_{out}/dt$.

Če zapišemo KTZ_A ob upoštevanju pravila II.($i^- = 0$) , sledi $i_R = -i_C$. če vstavimo izpeljana izraza za oba toka, dobimo

$$\frac{v_{in}}{R} = -C\,\frac{d\,v_{out}}{d\,t} \tag{10.65}$$

Izvedemo separacijo spremenljivk

$$d\,v_{out} = -\frac{1}{RC}\,v_{in}\,dt \tag{10.66}$$

in en(10.66) integriramo v mejah od 0 do t. Rezultat, zveza med vhodom in izhodom, se glasi

$$v_{out}(t) = v_{out}(0) - \frac{1}{RC}\int_0^t v_{in}(t)\,dt \tag{10.67}$$

kjer je $v_{out}(0)$ vrednost izhoda v trenutku t=0 oz. začetni pogoj.

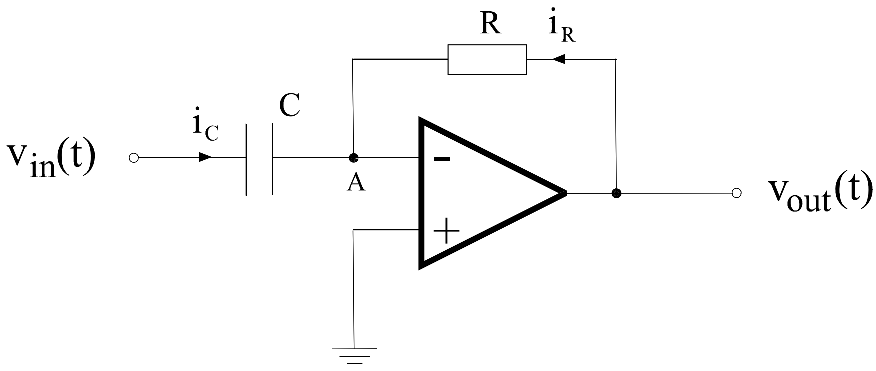
Izhod $v_{out}(t)$ je torej v vsakem trenutku posredno določen z integralom vhodnega signala, vezje torej opravlja funkcijo integratorja.

Kadar potrebujemo na izhodu signal, ki je direktno proporcionalen časovnemu integralu vhodnega signala, moramo torej v skladu z en(10.67) postaviti začetni pogoj $v_{out}(0) = 0$, negativni predznak pa odstranimo z dodatkom zaporedno vezanega invertirajočega ojačevalnika (Sl 10.41) z upori $R_1 = R_2$ oz. $A_v = -1$, ki torej vhodni signal le invertira, absolutne vrednosti pa ne spremeni.

Odvodni upor: V praksi običajno paralelno h kondenzatorju vezemo se odvodni upor (Shunt Resistor) R_s , ki preprečuje, da bi prišel integrator v nasičenje zaradi naraščajočega naboja na kondenzatorju.???

10.4.2.5 DIFERENCIATOR

Vezje diferenciatorja dobimo, če v integratorju zamenjamo upor in kondenzator, kot prikazuje sl.5.13.



Sl 10.45 Diferenciator

Analiza delovanja

Točka A je virtualna masa. Zato sedaj velja(Sl 10.45) $v_C = v_{in}$ in $v_R = v_{out}$. Tok upora je torej po Ohmovem zakonu $i_R = v_{out}/R$. Tok kondenzatorja izpeljemo na podoben način kot v prejšnjem primeru in dobimo $i_C = C\, dv_{in}/dt$.

Če zapišemo KTZ_A ob upoštevanju pravila II.($i^- = 0$) , sledi $i_C = -i_R$. če vstavimo izpeljana izraza za oba toka, dobimo

$$C \frac{d\, v_{in}}{d\, t} = -\frac{v_{out}}{R} \tag{10.68}$$

Zveza med vhodnim in izhodnim signalom je torej

$$v_{out}(t) = -RC \frac{d\, v_{in}(t)}{d\, t} \tag{10.69}$$

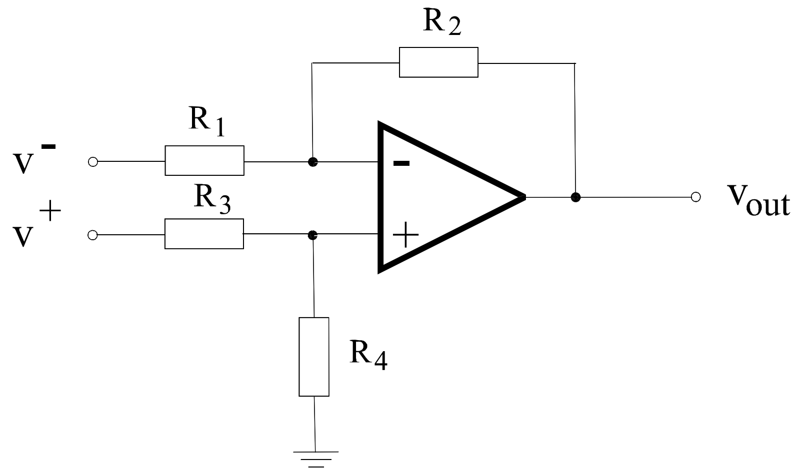
Vrednost izhodnega signala je torej v vsakem trenutku določena s časovnim odvodom vhodnega signala v tistem trenutku, vezje torej opravlja funkcijo diferenciatorja.

10.4.2.6 DIFERENCIALNI OJAČEVALNIK

Uvod

Vezje diferencialnega ojačevalnika prikazuje Sl 10.46. Diferencialni ojačevalnik ojacuje le razliko vhodnih signalov, kar imenujemo tudi vhodni signal diferencialnega ojačevalnika $v_{in} = v^+ - v^-$. Izhod od drugih veličin, kot je npr. skupni potencial vhodov $(v^+ + v^-)/2$, ni odvisen oz. jih ne ojacuje. Delovanje diferencialnega ojačevalnika opisuje torej enačba

$$v_{out} = A_v\, v_{in} = A_v\, (v^+ - v^-) \tag{10.70}$$



Sl 10.46 Diferencialni ojačevalnik

Analiza delovanja

Kot smo videli na začetku poglavja, nadomestno vezje opampa (Sl 10.40) sestavlja le idealni krmiljeni napetostni generator. Ker so tudi vsi ostali elementi v vezju diferencialnega ojačevalnika linearni (Sl 10.46), je vezje linearno in lahko uporabimo metode za reševanje linearnih vezij. Uporabili bomo metodo superpozicije, pri čemer bomo vhodne signale v^+, v^- smatrali kot neodvisne generatorje:

1) Najprej določimo odziv vezja na vhodni generator v^- :
V tem primeru moramo v skladu s principom superpozicije izničiti vse ostale neodvisne generatorje, v našem primeru torej le preostali vhodni signal: $v^+ = 0$!
Tedaj sta (Sl 10.46) oba, R_3 in R_4 , paralelno vezana na maso. Ob upoštevanju pravila II.($i^+ = 0$) ni napetostnega padca na teh uporih in zato je v tem primeru + vhod na masi. S tem postane slika vezja enaka Sl 10.41 oz. invertirajočemu ojačevalniku. Po analogiji z en(5.5) lahko zapišemo prvo delno Rešitev za izhodni signal v obliki

$$v_{out1} \quad = \quad -\frac{R_2}{R_1} v^- \tag{10.71}$$

2) Nato določimo odziv vezja se na vhodni generator v^+ :
V tem primeru moramo v skladu s principom superpozicije izničiti vse ostale neodvisne generatorje, v tem primeru torej le preostali vhodni signal: $v^- = 0$!
Sedaj postane slika vezja enaka Sl 10.42 oz. neinvertirajočemu ojačevalniku s tem, da je tu vhodni signal v_{in} določen z napetostnim delilnikom R_4/R_3 za napetost v^+ . Po analogiji z en(10.63) lahko zapišemo drugo delno Rešitev za izhodni signal v obliki

$$v_{out2} \quad = \quad (1+\frac{R_2}{R_1}) \; \frac{R_4}{R_3 + R_4} \; v+ \tag{10.72}$$

Celoten odziv vezja dobimo z vsoto delnih Rešitev. Ob enostavni preureditvi je torej zveza med vhodom in izhodom diferencialnega ojačevalnika

$$v_{out} = v_{out1} + v_{out2} = -\frac{R_2}{R_1} v^- + \frac{1+\dfrac{R_2}{R_1}}{1+\dfrac{R_3}{R_4}} v^+ \tag{10.73}$$

Če zaradi krajše zapisave uvedemo substitucijo $a = R_2/R_1$, $b = R_3/R_4$, lahko en(10.73) prepišemo v obliko

$$v_{out} = \frac{v^+ - a b v^- + a(v^+ - v^-)}{1 + b} \tag{10.74}$$

Pogoj, da bo obravnavano vezje delovalo kot diferencialni ojačevalnik oz. da bo izhod v_{out} v skladu z zahtevo za diferencialni ojačevalnik en(10.70) določen izključno z razliko vhodnih signalov $(v^+ - v^-)$, je torej

$$a\, b = 1 \qquad oz. \qquad \frac{R_2}{R_1} = \frac{R_4}{R_3} \tag{10.75}$$

Prenosna karakteristika diferencialnega ojačevalnika je torej

$$v_{out} = \frac{1+a}{1+b}\,(v^+ - v^-) = \frac{1+\dfrac{R_2}{R_1}}{1+\dfrac{R_3}{R_4}}\,(v^+ - v^-) \tag{10.76}$$

Prenosno karakteristiko diferencialnega ojačevalnik lahko zapišemo tudi v obliki

$$v_{out} = A_v\, v_{in} = A_v\,(v^+ - v^-) \tag{10.77}$$

kjer ojačenje diferencialnega ojačevalnika A_v določimo iz en(10.76)

$$A_v = \frac{v_{out}}{v_{in}} = \frac{1+a}{1+b} = \frac{1+\dfrac{R_2}{R_1}}{1+\dfrac{R_3}{R_4}} \tag{10.78}$$

Pogost izbor uporov v praksi je, seveda v skladu s pogojem za diferencialni ojačevalnik en(10.75),

$$R_1 = R_3 \ , \qquad R_2 = R_4 \tag{10.79}$$

V tem primeru je prenosna funkcija diferencialnega ojačevalnika

$$v_{out} = \frac{R_2}{R_1}\,(v^+ - v^-) \tag{10.80}$$

oz. njegovo ojačanje

$$A_v = \frac{v_{out}}{v_{in}} = \frac{R_2}{R_1} \tag{10.81}$$

Impedance: Podobno kot v prejšnjih primerih velja, da je zaradi idealnega krmiljenega napetostnega generatorja na izhodu izhodna impedanca nizka: $z_{out} = 0$.

Vhodna impedanca, torej tista, ki jo vidi vhodni signal $v_{in} = v^+ - v^-$, je ob upoštevanju pravila I.($v^+ = v^-$) in Sl 10.46

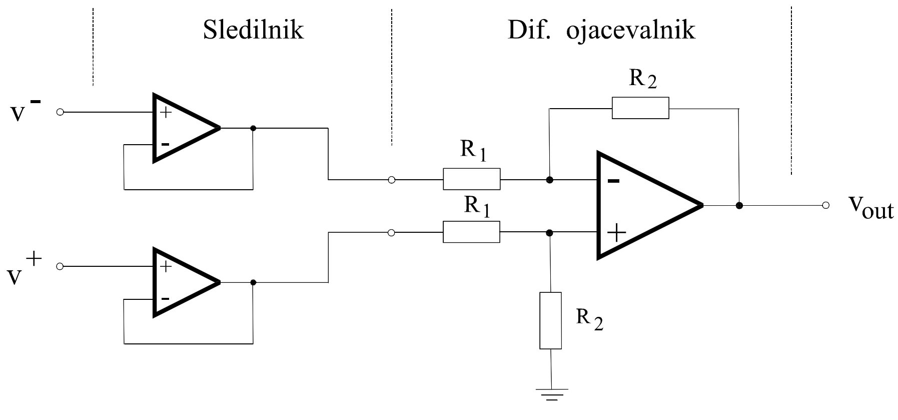
$$z_{in} = \frac{v_{in}}{i_{in}} = R_1 + R_3 = 2\,R_1 \tag{10.82}$$

kar je slaba lastnost tega ojačevalnika, saj mora biti R_1 po en(10.81) za dobro ojačenje nizek. To slabost odpravi instrumentacijski ojačevalnik.

10.4.2.7 INSTRUMENTACIJSKI OJAČEVALNIK

Uvod

Instrumentacijski ojačevalnik ima poleg dobrih lastnosti diferencialnega ojačevalnika tudi visoko vhodno upornost in ga zato pogosto srečamo v praksi.
Instrumentacijski ojačevalnik dobimo, če diferencialnemu ojačevalniku dodamo na vhodih sledilnike (Sl 10.47).



Sl 10.47 Instrumentacijski ojačevalnik

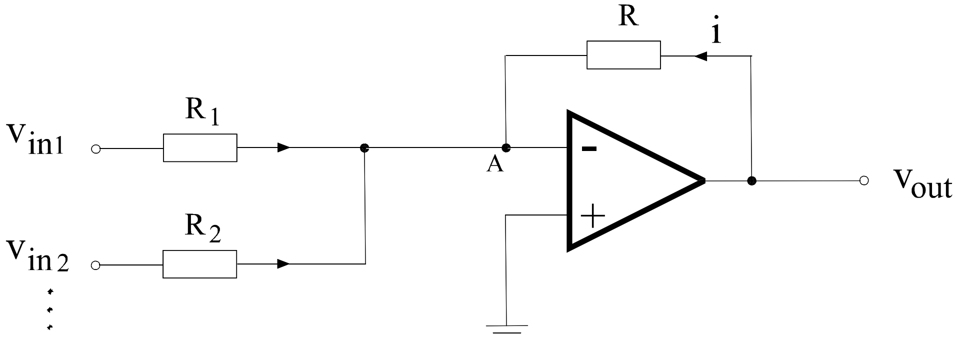
Analiza delovanja

Kot smo videli na začetku poglavja, ima sledilnik visoko vhodno upornost in nizko izhodno upornost, signala pa ne preoblikuje ($A_v = 1$ oz. $v_{out} = v_{in}$). Zato dodatek sledilnikov na vhodu instrumentacijskeg ojačevalnika (Sl 10.47) na signal sam ne vpliva, pridobimo pa s tem visoko sledilnikovo upornost na vhodu instrumentacijskega ojačevalnika in zato dober ojačevalnik.

10.4.2.8 SEŠTEVALNI OJAČEVALNIK

Uvod

Seštevalni ojačevalnik (Summing Amp, Adding Amp), ki je, kot bomo videli, hkrati tudi napetostno-napetostni pretvornik (Voltage-toVoltage Converter, VVC), prikazuje Sl 10.48. V bistvu je to vezje invertirajoči ojačevalnik z več vhodi.



Sl 10.48 Seštevalni ojačevalnik

Analiza delovanja

Točka A je virtualna masa. če zapišemo Kirchhoffov tokovni zakon za vozlišče A (KTZ_A) , ob upoštevanju pravila II.($i^- = 0$) sledi

$$i = \frac{v_{out}}{R} = -\left(\frac{v_{in1}}{R_1} + \frac{v_{in2}}{R_2} + \ldots\right) \tag{10.83}$$

Prenosno karakteristiko, zvezo med vhodom in izhodom, zapišemo v obliki

$$v_{out} = -\left(\frac{R}{R_1} v_{in1} + \frac{R}{R_2} v_{in2} + \ldots\right) \tag{10.84}$$

Izhod je torej invertirana utežena vsota vhodov. Ker z ustreznim izborom uporov lahko realiziramo poljubno linearno zvezo med vhodnimi in izhodno napetostjo, ima vezje tudi značaj napetostno-napetostnega prtetvornika (VVC).

Če izberemo na primer, da so vsi upori enaki: $R = R_1 = R_2 = \ldots$, postane izhod invertirana vsota vhodov (direktna, neutežena).

Če potrebujemo seštevalni ojačevalnik, pri katerem je izhod direktno vsota vseh vhodnih signalov, je torej treba poskrbeti se za odpravo negativnega predznaka v en(10.84) oz. invertiranja. To lahko enostavno izvedemo z dodatkom invertirajočega ojačevalnika z ojačenjem -1 (vezje na Sl 10.41, kjer je $R_1 = R_2$) na izhod seštevalnega ojačevalnika.

10.4.2.9 KOMPARATOR

…………………

……………

REFERENCE

…………….